

Method for producing semiconductor device polishing apparatus, and polishing method

Patent Number: US6693036
 Publication date: 2004-02-17
 Inventor(s): NOGAMI TAKESHI (JP); SATO SHUZO (JP); YOSHIO AKIRA (JP)
 Applicant(s): SONY CORP (US)
 Requested Patent: JP2001077117
 Application Number: US20000655833 20000906
 Priority Number(s): JP19990253605 19990907
 IPC Classification: H01L21/302; H01L21/461
 EC Classification:
 Equivalents: TW507318

BEST AVAILABLE COPY

Abstract

A method for producing a semiconductor device, polishing method, and polishing apparatus, suppressing occurrence of dishing and erosion in a flattening process by polishing of a metal film for constituting an interconnection of a semiconductor device having a multilayer interconnection structure. The production method includes the steps of: forming a passivation film exhibiting an action of inhibiting an electrolytic reaction of a metal at the surface of the metal film; selectively removing the passivation film on a projecting portion so as to expose the projecting portion of the metal film at the surface; removing the exposed projecting portion of the metal film by electrolytic polishing so as to flatten unevenness of the surface of the metal film; and removing the metal film present on an insulation film from the metal film with the flattened surface by electrolytic composite polishing combining electrolytic polishing and mechanical polishing so as to form an interconnection.

Data supplied from the esp@cenet database - I2

Description

BACKGROUND OF THE INVENTION

[0002] 1. Field of the Invention

[0003] The present invention relates to a polishing apparatus and a polishing method for flattening an uneven surface accompanying for example a multilayer interconnection structure of a semiconductor device and a method for producing a semiconductor device having a multilayer interconnection structure.

[0004] 2. Description of the Related Art

[0005] Along with the increase in integration and reduction of size of semiconductor devices, progress has been made in miniaturization of interconnections, reduction of interconnection pitch, and superposition of interconnections. The importance of the multilayer interconnection technology in the manufacturing process of semiconductor devices is therefore rising.

[0006] On the other hand, conventionally aluminum (Al) has been frequently used as an interconnection material of a semiconductor device having a multilayer interconnection structure, but in order to suppress the propagation delay of signals in the recent 0.25 [μ m] design rule, there is active development of an interconnection process replacing the aluminum (Al) of the interconnection material by copper (Cu). When using Cu for interconnections, there is the merit that both a low resistance and a high electromigration tolerance can be obtained.

[0007] In a process using this Cu for interconnections, for example, an interconnection process referred to as the damascene process for burying a metal in a groove-like interconnection pattern formed in an interlayer insulation film in advance, removing excess metal film by a chemical mechanical polishing (CMP) process, and thereby forming the interconnections has become influential. The damascene process has the characteristics that etching of the interconnections becomes unnecessary and also a further upper interlayer insulation film becomes flat by itself, so the manufacturing steps can be simplified.

[0008] Further, in the dual damascene process, where not only the interconnections, but also the contact holes are formed as grooves in the interlayer insulation film and the interconnections and the contact holes are simultaneously buried by the metal, further great reduction of the interconnection process becomes possible.

[0009] Here, an explanation will be made of an example of the process for forming interconnections by the dual damascene process by referring to FIG. 32 to FIG. 37. Note that the explanation will be made of the case where Cu is used as the interconnection material.

[0010] First, as shown in FIG. 32, for example, an interlayer insulation film 302 made of for example a silicon oxide film is formed for example, by a low pressure chemical vapor deposition (CVD) process on a substrate 301 made of silicon or another semiconductor on which a not illustrated impurity diffusion layer is appropriately formed.

[0011] Next, as shown in FIG. 33, contact holes 303 communicating with the impurity diffusion region of the substrate 301 and grooves 304 in which a predetermined pattern of interconnections to be electrically connected to the impurity diffusion region of the substrate 301 is to be formed are formed by using a well known photolithography technique and etching technique.

[0012] Next, as shown in FIG. 34, a barrier film 305 is formed on the surface of the interlayer insulation film 302 and in the contact holes 303 and the grooves 304. This barrier film 305 is formed by a material such as for example Ta, Ti, TaN, or TiN by the well known sputtering process. The barrier film 305 is provided so as to prevent diffusion of the material comprising the interconnections into the inter-layer insulation film 302. Particularly, in a case where the interconnection material is Cu and the inter-layer insulation film 302 is a silicon oxide film, Cu has a large diffusion coefficient with respect to the silicon oxide film and is easily oxidized, so this is prevented.

[0013] Next, as shown in FIG. 35, a seed Cu film 306 is formed on the barrier film 305 to a predetermined thickness by a well known sputtering process, then, as shown in FIG. 36, a Cu film 307 is formed so as to bury the contact holes 303 and the grooves 304 by Cu. The Cu film 307 is formed by for example a plating process, CVD process, sputtering process, etc.

[0014] Next, as shown in FIG. 37, an excess Cu film 307 and barrier film 305 on the inter-layer insulation film 302 are removed by the CMP process and flattened.

[0015] Due to this, interconnections 308 and contacts 309 are formed.

[0016] By repeating the above process on the interconnections 308, the multilayer interconnections can be formed.

[0017] Summarizing the problems to be solved by the invention, in the step of removing the excess Cu film 307 and barrier film 305 by the CMP process in the multilayer interconnection forming process using the dual damascene process, the removal performance differs between the inter-layer insulation film 302 and the Cu film 307 and barrier film 305, therefore there has been the disadvantage that dishing, erosion (thinning), recesses, etc. easily occur in the interconnections 308.

[0018] Dishing is a phenomenon where, as shown in FIG. 38, when there is an interconnection 308 having a wide width of for example about 100 [μ m] at a design rule of for example the 0.18 [μ m] rule, the center portion of the interconnection is excessively removed and sinks. If this dishing occurs, the sectional area of the interconnection 308 becomes insufficient. This becomes a cause of poor interconnection resistance etc. This dishing is apt to occur when copper or aluminum, which is relatively soft, is used as the interconnection material.

[0019] Erosion is a phenomenon where, as shown in FIG. 39, a portion having a high pattern density where interconnections with a width of 1.0 [μ m] are formed at a density of 50% in a range of for example 3000 [μ m] are excessively removed. When erosion occurs, the sectional area of the interconnections becomes insufficient. This becomes a cause of poor interconnection resistance etc.

[0020] Recess, or "recessing" is a phenomenon where, as shown in FIG. 40, the interconnection 308 becomes low at the interface between the inter-layer insulation film 302 and the interconnection 308. In this case as well, the sectional area of the interconnections becomes insufficient. This becomes a cause of poor interconnection resistance etc.

[0021] Further, in the step of removing the excess Cu film 307 and barrier film 305 by the CMP process, it is necessary to efficiently remove the Cu film 307 and barrier film 305. The amount of removal per unit time, that is, the polishing rate, is required to become for example more than 500 nm/min. In order to obtain this polishing rate, it is necessary to increase the polishing pressure with respect to the wafer. When the polishing pressure is raised, as shown in FIG. 41, a scratch SC and chemical damage CD are apt to occur in the interconnection surface. In particular, they easily occur in the soft Cu or aluminum. For this reason, it becomes a cause of opening of the interconnections, short-circuiting, poor interconnection resistance, and other disadvantages. Further, if the polishing pressure is raised, there is the inconvenience that the amount of the occurrence of dishing, erosion, and recesses becomes larger.

SUMMARY OF THE INVENTION

[0022] An object of the present invention is to provide a polishing apparatus and a polishing method and a method for producing a semiconductor device capable of easily flattening an initial unevenness when flattening a metal film such as an interconnection of a semiconductor device having a multilayer interconnection structure by polishing and excellent in efficiency of removal of the excess metal film and capable of suppressing occurrence of excessive removal of the metal film such as dishing and erosion.

[0023] To attain the above object, a polishing apparatus of the present invention is provided with a polishing tool having a polishing surface and having conductivity, a polishing tool rotating and holding means for rotating the polishing tool about a predetermined axis of rotation and holding the same, a rotating and holding means for holding a polishing object and rotating the same about a predetermined axis of rotation, a movement and positioning means for moving and positioning the polishing tool to a target position in a direction facing the polishing object, a relative moving means for making the polished surface of the polishing object and the polishing surface of the polishing tool relatively move along a predetermined plane, an electrolyte feeding means for feeding an electrolyte onto the polished surface of the polishing object, and an electrolytic current supplying means for supplying an electrolytic current flowing through the polishing tool through the electrolyte from the polished surface by using the polished surface of the polishing object as an anode and the polishing tool as a cathode.

[0024] Further, the polishing apparatus of the present invention is a polishing apparatus which is provided with a polishing tool having a polishing surface which contacts the entire surface of the polished surface of the polishing object while rotating and which brings the polishing object into contact with the polished surface while rotating it so as to flatten and polish the same, wherein the apparatus further has an electrolyte feeding means for feeding an electrolyte onto the polishing surface, is provided with an anode electrode and a cathode electrode capable of supplying electric power to the polished surface of the polishing object in the polishing surface, and flattens and polishes the polished surface of the polishing object by electrolytic composite polishing which combines electrolytic polishing by the electrolyte and mechanical polishing by the polishing surface.

[0025] The polishing method of the present invention comprises pushing the polishing surface of a conductive polishing tool and the surface of the polishing object with a metal film formed on at least the surface or an inner layer against each other while interposing the electrolyte therebetween, supplying the electrolytic current flowing from the surface of the polishing object to the polishing tool through the electrolyte by using the polishing tool as a cathode and the surface of the polishing object as an anode, making the polishing tool and the polishing object move relatively along a predetermined plane while rotating the two, and flattening the metal film formed on the polishing object by electrolytic composite polishing combining electrolytic polishing by the electrolyte and mechanical polishing by the polishing surface.

[0026] Further, a polishing method of the present invention comprises a step of forming a passivation film exhibiting a function of preventing an electrolytic reaction of the metal film at the surface of the metal film formed on the polishing object; a step of pushing the polishing surface of a conductive polishing tool and a metal film against each other while interposing an electrolyte between the polishing surface and the metal film, and then applying a predetermined voltage between the polishing tool and the metal film; a step of making the polishing surface of the polishing tool and the metal film of the polishing object move relatively along a predetermined plane and selectively removing a passivation film on a projecting portion projected from the polishing surface of the polishing tool in the metal film by mechanical polishing by the polishing tool; and a step of removing a projecting portion of the metal film exposed at the surface due to the removal of the passivation film by the electrolytic polishing function by the electrolyte and flattening the metal film.

[0027] A method for producing a semiconductor device of the present invention comprises a step of forming an interconnection use groove for forming an interconnection in an insulation film formed on a substrate, a step of stacking a metal film on the insulation film so as to bury the interconnection use groove, a step of forming a passivation film exhibiting a function of preventing the electrolytic reaction of the metal film at the surface of the metal film stacked on the insulation film, a step of selectively removing the passivation film on a projecting portion existing at the surface of the metal film generated by the burying of the interconnection use groove in the passivation film formed on the metal film by mechanical polishing and thereby exposing the projecting portion of the related metal at the surface, and a step of removing the projecting portion of the exposed metal film by electrolytic polishing and flattening the unevenness of the surface of the metal film generated due to the burying of the interconnection use groove.

[0028] Further, the method for producing the semiconductor device of the present invention further comprises a step of removing the excess metal film existing on the insulation film of the metal film with the surface flattened by electrolytic composite polishing combining electrolytic polishing and mechanical polishing to thereby form the interconnection.

[0029] In the method of production of the semiconductor device of the present invention, by forming a

passivation film on a metal film having unevenness at its surface and mechanically removing the passivation film, a projecting portion of the metal film is exposed at the surface. The projecting portion of this metal film is selectively eluted by the electrolytic action of the electrolyte using the remaining passivation film as a mask. As a result, the initial unevenness of the metal film is flattened.

[0030] Further, the metal film with the initial unevenness flattened is highly efficiently removed by the electrolytic composite polishing. For example, the excess metal film existing on the insulation film is highly efficiently removed when forming the interconnection.

[0031] When the excess metal film is removed and the insulation film is exposed, the electrolytic action at that portion automatically stops, so the metal film buried in the interconnection use groove formed in the insulation film is not excessively removed.

BRIEF DESCRIPTION OF THE DRAWINGS

[0032] The above object and features of the present invention will be more apparent from the following description of the preferred embodiments with reference to the accompanying drawings, wherein:

[0033] FIG. 1 is a view of the configuration of a polishing apparatus according to an embodiment of the present invention;

[0034] FIG. 2 is an enlarged view of details of a polishing head of the polishing apparatus of FIG. 1;

[0035] FIG. 3A is a bottom view of an example of a structure of an electrode plate 23, and FIG. 3B is a sectional view of the positional relationship among the electrode plate 23, a conductive shaft 20, a scrub member 24, and an insulation member 4;

[0036] FIG. 4 is a view of the relationship between a polishing tool and a wafer;

[0037] FIG. 5, having FIGS. 5A and 5B, is a view of the situation of making the wafer move in an X-axial direction with respect to a polishing tool;

[0038] FIG. 6 is a schematic view of the state of polishing a wafer by a polishing head;

[0039] FIG. 7 is a view of the relationship between the polishing tool and an electrode plate;

[0040] FIG. 8 is a diagram for explaining an electrolytic polishing function of the polishing apparatus of the present invention;

[0041] FIG. 9 is a process chart of a manufacturing process according to an embodiment of the method of production of a semiconductor device of the present invention;

[0042] FIG. 10 is a sectional view of a manufacturing process of the method of production of a semiconductor device of the present invention;

[0043] FIG. 11 is a sectional view of a manufacturing process continued from FIG. 10;

[0044] FIG. 12 is a sectional view of a manufacturing process continued from FIG. 11;

[0045] FIG. 13 is a sectional view of a manufacturing process continued from FIG. 12;

[0046] FIG. 14 is a sectional view of a manufacturing process continued from FIG. 13;

[0047] FIG. 15 is an enlarged view of a sectional structure of the semiconductor device shown in FIG. 14;

[0048] FIG. 16 is a sectional view of a manufacturing process continued from FIG. 14;

[0049] FIG. 17 is a conceptual view of a polishing process near the scrub member 24;

[0050] FIG. 18 is a conceptual view of a polishing process near a polishing tool 3;

[0051] FIG. 19 is a sectional view of a manufacturing process continued from FIG. 16;

[0052] FIG. 20 is a sectional view of a state where a projecting portion of a metal film is selectively removed;

[0053] FIG. 21 is a sectional view of a manufacturing process continued from FIG. 19;

[0054] FIG. 22 is a sectional view of a manufacturing process continued from FIG. 21;

[0055] FIG. 23 is a sectional view of a manufacturing process continued from FIG. 22;

[0056] FIG. 24 is a sectional view of a state where the semiconductor device finished being polished is flushed;

[0057] FIG. 25 is a graph of an example of a current value monitored in an electrolytic composite polishing process;

[0058] FIG. 26 is a view of a modification of the polishing apparatus of the present invention;

[0059] FIG. 27 is a view of still another modification of the polishing apparatus of the present invention;

[0060] FIG. 28 is a schematic view of the configuration of a polishing apparatus according to another embodiment of the present invention;

[0061] FIG. 29 is a view for explaining an electrolytic composite polishing operation by the polishing apparatus shown in FIG. 28;

[0062] FIG. 30 is a view of another example of an electrode configuration of a polishing pad;

[0063] FIG. 31 is a view of still another example of an electrode configuration of a polishing pad;

[0064] FIG. 32 is a sectional view of an interconnection forming process by a dual damascene process;

[0065] FIG. 33 is a sectional view of an interconnection forming process continued from FIG. 32;

[0066] FIG. 34 is a sectional view of an interconnection forming process continued from FIG. 33;

[0067] FIG. 35 is a sectional view of an interconnection forming process continued from FIG. 34;
 [0068] FIG. 36 is a sectional view of an interconnection forming process continued from FIG. 35;
 [0069] FIG. 37 is a sectional view of an interconnection forming process continued from FIG. 36;
 [0070] FIG. 38 is a sectional view for explaining dishing occurring in polishing of a metal film by the CMP process;
 [0071] FIG. 39 is a sectional view for explaining erosion occurring in polishing of a metal film by the CMP process;
 [0072] FIG. 40 is a sectional view for explaining a recess occurring in polishing of a metal film by the CMP process; and
 [0073] FIG. 41 is a sectional view for explaining a scratch SC and chemical damage CD occurring in polishing of a metal film by the CMP process.

DESCRIPTION OF THE PREFERRED EMBODIMENTS

[0074] Below, an explanation will be made of preferred embodiments of the present invention by referring to the drawings.

Configuration of Polishing Apparatus

[0075] FIG. 1 is a view of a configuration of a polishing apparatus according to an embodiment of the present invention. FIG. 2 is an enlarged view of a principal portion of a polishing head of the polishing apparatus shown in FIG. 1.

[0076] A polishing apparatus 1 shown in FIG. 1 is provided with a polishing head 2, an electrolytic power supply 61, a controller 55 having a function of controlling the entire polishing apparatus 1, a slurry feeder 71, and an electrolyte feeder 81. Note that, although not illustrated, the polishing apparatus 1 is installed in a clean room, and a loading/unloading port for loading and unloading a wafer cassette storing wafers as the polishing objects in or out of the clean room is provided in the clean room. Further, a wafer conveyance robot for transferring the wafer between the wafer cassette loaded in the clean room through this loading/unloading port and the polishing apparatus 1 is arranged between the loading/unloading port and the polishing apparatus 1.

[0077] The polishing head 2 is provided with a polishing tool holder 11 for holding and rotating the polishing tool 3 and holding the polishing tool 3, a Z-axis positioning mechanism 31 for positioning the polishing tool holder 11 to the target position in the Z-axial direction, and an X-axis movement mechanism 41 for holding and rotating a wafer W as the polishing object and moving it in the X-axial direction.

[0078] Note that the polishing tool holder 11 corresponds to a concrete example of the polishing tool rotating and holding means of the present invention, the X-axis movement mechanism 41 corresponds to a concrete example of the rotating and holding means and the relative moving means of the present invention, and the Z-axis positioning mechanism 31 corresponds to a concrete example of the movement and positioning means of the present invention.

[0079] The Z-axis positioning mechanism 31 has a Z-axis servo motor 18 fixed to a not illustrated column, a Z-axis slider 16 which is connected to a holder 12 and a main shaft motor 13 and formed with a screw portion screwed into a ball screw shaft 18a connected to the Z-axis servo motor 18, and a guide rail 17 arranged in a not illustrated column for holding the Z-axis slider 16 so that it can freely move in the Z-axial direction.

[0080] The Z-axis servo motor 18 is supplied with a drive current from a Z-axis driver 52 connected to the Z-axis servo motor 18 and driven to rotate. The ball screw shaft 18a is provided along the Z-axial direction. One end is connected to the Z-axis servo motor 18, while the other end rotatably held by the holding member provided in the not illustrated column.

[0081] Due to this, the Z-axis positioning mechanism 31 moves and positions the polishing tool 3 held at the polishing tool holder 11 to any position in the Z-axial direction by the drive of the Z-axis servo motor 18. The positioning precision of the Z-axis positioning mechanism 31 is set at for example about a resolution of about 0.1 [μ]m.

[0082] The X-axis movement mechanism 41 has a wafer table 42 for chucking the wafer W, a holder 45 for rotatably holding the wafer table 42, a drive motor 44 for supplying a drive force for rotating the wafer table 42, a belt 46 for connecting the drive motor 44 and the rotation shaft of the holder 45, a polishing pan 47 provided in the holder 45, an X-axis slider 48 at which the drive motor 44 and the holder 45 are disposed, an X-axis servo motor 49 mounted on a not illustrated base, a ball screw shaft 49a connected to the X-axis servo motor 49, and a moveable member 49b connected to the X-axis slider 48 and with a screw portion screwed into the ball screw shaft 49a formed therein.

[0083] The wafer table 42 holds the wafer W by for example a vacuum suction means.

[0084] The polishing pan 47 is provided for collecting the used electrolyte and a slurry or other liquid.

[0085] The drive motor 44 is driven by supply of the drive current from a table driver 53. By controlling this drive current, the wafer table 42 can be rotated at a predetermined rotation speed.

[0086] The X-axis servo motor 49 is driven to rotate by the drive current supplied from an X-axis driver 54 connected to the X-axis servo motor 49. The X-axis slider 48 moves in the X-axial direction via the ball screw shaft 49a and the moveable member 49b. At this time, by controlling the drive current supplied to the X-axis servo motor 49, the control of the speed of the wafer table 42 in the X-axial direction becomes possible.

[0087] FIG. 2 is a view of an example of an internal structure of the polishing tool holder 11.

[0088] The polishing tool holder 11 is provided with the polishing tool 3, a flange member 4 for holding the polishing tool 3, the holder 12 for rotatably holding the flange member 4, a main shaft motor 13 connected to a main shaft 12a held at the holder 12 and rotating the related main shaft 12a, and a cylinder device 14 provided on the main shaft motor 13.

[0089] The main shaft motor 13 is made of for example a direct drive motor. A not illustrated rotor of this direct drive motor is connected to the main shaft 12a held at the holder 12.

[0090] Further, the main shaft motor 13 has a through hole at its center into which a piston rod 14b of the cylinder device 14 is inserted. The main shaft motor 13 is driven by the drive current supplied from a main shaft driver 51.

[0091] The holder 12 is provided with for example an air bearing, and the main shaft 12a is rotatably held by this air bearing. Also, the main shaft 12a of the holder 12 has a through hole at its center into which the piston rod 14b of the cylinder device 14 is inserted.

[0092] The flange member 4 is formed by a metal material, connected to the main shaft 12a of the holder 12, provided with an opening 4a at its bottom, has a lower end face 4b to which the polishing tool 3 is tightly fixed.

[0093] An upper end face 4c side of the flange member 4 is connected to the main shaft 12a held at the holder 12. The flange member 4 rotates by the rotation of the main shaft 12a.

[0094] The upper end face 4c of the flange member 4 contacts a conductive brush 27 fixed to a conductive member 28 provided at the main shaft motor 13 and the side surface of the holder 12. The conductive brush 27 and the flange member 4 are electrically connected.

[0095] The cylinder device 14 is fixed on the case of the main shaft motor 13 and houses a piston 14a. The piston 14a is driven in either direction of arrows A1 and A2 by for example an air pressure fed into the cylinder device 14.

[0096] To this piston 14a is connected the piston rod 14b. The piston rod 14b passes through the center of the main shaft motor 13 and the holder 12 and projects from the opening 4a of the flange member 4.

[0097] The front end of the piston rod 14b has a pressing member 21 connected to this. This pressing member 21 is connected to the piston rod 14b by a connecting mechanism which can change in posture within a predetermined range.

[0098] The pressing member 21 can abut against a circumferential edge of an opening 22a of an insulation plate 22 arranged at a facing position and presses against the insulation plate 22 by the drive of the piston rod 14b to the direction indicated by the arrow A2.

[0099] At the center portion of the piston rod 14b of the cylinder device 14 is formed a through hole. A conductive shaft 20 is inserted into the through hole and fixed with respect to the piston rod 14b.

[0100] The conductive shaft 20 is formed by a conductive material. An upper end side passes through the piston 14a of the cylinder device 14 and extends to a rotary joint 15 provided on the cylinder device 14, while a lower end side passes through the piston rod 14b and the pressing member 21 and extends to the electrode plate 23 and is connected to the electrode plate 23.

[0101] The conductive shaft 20 is formed at its center with a through hole. This through hole forms a feed nozzle for feeding a chemical polishing agent (slurry) and the electrolyte onto the wafer W.

[0102] Further, the conductive shaft 20 performs the role of electrically connecting the rotary joint 15 and the electrode plate 23.

[0103] The rotary joint 15 connected to the upper end of the conductive shaft 20 is electrically connected to a plus pole of the electrolytic electrode 61. This rotary joint 15 maintains the power supply to the conductive shaft 20 even when the conductive shaft 20 rotates. Namely, even when the conductive shaft 20 rotates, a plus potential is applied from the electrolytic electrode 61 by the rotary joint 15.

[0104] The electrode plate 23 connected to the lower end of the conductive shaft 20 is made of a metal material and particularly formed by more precious metal than the metal film formed on the wafer W.

[0105] The electrode plate 23 is held at its upper surface side at the insulation plate 22, an outer circumference of the electrode plate 23 is fitted to the insulation plate 22, and the scrub member 24 is adhered to the lower surface side.

[0106] Here, FIG. 3A is a bottom view of an example of the structure of the electrode plate 23, and FIG. 3B is a sectional view of the positional relationships among the electrode plate 23, conductive shaft 20, scrub member 24, and insulation member 4.

[0107] As shown in FIG. 3A, a circular opening 23a is formed at the center portion of the electrode plate 23.

A plurality of grooves 23b are formed radially extending in a radial direction of the electrode plate 23 around this opening 23a.

[0108] Further, as shown in FIG. 3B, the opening 23a of the electrode plate 23 has the lower end of the conductive shaft 20 fitted and fixed to it.

[0109] By employing such a configuration, the slurry and the electrolyte fed through a feed nozzle 20a formed at the center of the conductive shaft 20 are diffused through the grooves 23b over the entire surface of the scrub member 24. Namely, when the slurry and the electrolyte are fed to the upper surface of the scrub member 24 through the feed nozzle 20a formed at the center of the conductive shaft 20 during rotation of the electrode plate 23, conductive shaft 20, scrub member 24, and the insulation member 4, the slurry and the electrolyte spread to the entire upper surface of the scrub member 24.

[0110] Note that the scrub member 24 and the feed nozzle 20a of the conductive shaft 20 correspond to a concrete example of the polishing agent feeding means and the electrolyte feeding means of the present invention. Further, the electrode plate 23, conductive shaft 20, and the rotary joint 15 correspond to a concrete example of the power supplying means of the present invention.

[0111] The scrub member 24 adhered to the bottom surface of the electrode plate 23 is formed by a material capable of absorbing the electrolyte and the slurry and passing them from the upper surface to the lower surface. Further, this scrub member 24 forms a surface for scrubbing the wafer W by the contact of the surface facing the wafer W to the wafer W and is formed by for example a soft brush-like material, sponge-like material, or a porous material so as not to cause a scratch etc. in the surface of the wafer W. For example, there can be mentioned a porous body made of a resin such as a urethane resin, a melamine resin, an epoxy resin, or polyvinyl acetal (PVA).

[0112] The insulation plate 22 is formed by an insulation material such as a ceramic. This insulation plate 22 is connected to the main shaft 12a of the holder 12 by a plurality of rod-like connecting members 26. The connecting members 26 are arranged at equal intervals from the center axis of the insulation plate 22 at predetermined radial positions and held moveably with respect to the main shaft 12a of the holder 12. For this reason, the insulation plate 22 can move in the axial direction of the main shaft 12a. Further, the insulation plate 22 and the main shaft 12a are connected by a resilient member 25 made of for example a coil spring corresponding to each connecting member 26.

[0113] By employing a configuration in which the insulation plate 22 is made moveable with respect to the main shaft 12a of the holder 12 and in which the insulation plate 22 and the main shaft 12a are connected by the resilient member 25, when feeding high pressure air to the cylinder device 14 and moving the piston rod 14b downward in the direction indicated by the arrow A2, the pressing member 21 pushes the insulation plate 22 downward against a recovery force of the resilient member 25, and the scrub member 25 moves downward together with this. When stopping the feed of the high pressure air to the cylinder device 14, the insulation plate 22 rises due to the recovery force of the resilient member 25 and the scrub member 24 rises together with this.

[0114] The polishing tool 3 is tightly fixed to an annular lower end surface 4b of the flange member 4. This polishing tool 3 is formed in the shape of a wheel and provided with an annular polishing surface 3a at its lower end surface. The polishing tool 3 has conductivity and is preferably formed by a relatively soft material. For example, it can be formed by a porous body made of carbon with a binder matrix (binding agent) itself which has conductivity or a resin such as a melamine resin, epoxy resin, or polyvinyl acetal (PVA) containing a conductive material such as sintered copper or a metal compound.

[0115] The polishing tool 3 is directly connected to the flange member 4 having conductivity and supplied with power from the conductive brush 27 contacting the flange member 4.

[0116] Namely, the conductive member 28 provided at the main shaft motor 13 and the side surface of the holder 12 is electrically connected to the minus pole of the electrolytic power supply 61, while the conductive brush 27 provided in the conductive member 28 is in contact with the upper end surface 4c of the flange member 4. Due to this, the polishing tool 3 is electrically connected to the electrolytic power supply 61 via the conductive member 28, conductive brush 27, and the flange member 4.

[0117] In the polishing tool 3, for example, as shown in FIG. 4, the polishing surface 3a is inclined with respect to the center axis with a minute angle. Further, the main shaft 12a of the holding member 12 is inclined with respect to the main surface of the wafer W in the same way as the inclination of the polishing surface 3a. For example, by adjusting an attachment posture of the holding member 12 to the Z-axis slider 16, minute inclination of the main shaft 12a can be created.

[0118] In this way, by making the center axis of the polishing tool 3 incline with respect to the main surface of the wafer W with a minute angle, when pushing the polishing surface 3a of the polishing tool 3 against the wafer W with a predetermined polishing pressure F, an effective action region S of the polishing surface 3a with respect to the wafer W becomes a straight line like region extending in the radial direction of the polishing tool 3 as shown in FIG. 4. For this reason, when moving the wafer W in the X-axial direction with respect to the polishing tool 3 to make it descend for the polishing, the area of the effective action region S

becomes substantially constant during the period of movement from the state of FIG. 5A to the state of FIG. 5B.

[0119] The polishing apparatus 1 according to the present embodiment makes part of the polishing surface 3a of the polishing tool 3 partially act upon the surface of the wafer W, uniformly scans the valid action region S on the surface of the wafer W, and uniformly polishes the entire surface of the wafer W.

[0120] The electrolytic power supply 61 is a device for applying a predetermined voltage between the rotary joint 15 and the conductive brush 12 described above. By the application of voltage between the rotary joint 15 and the conductive brush 12, a potential difference occurs between the polishing tool 3 and the scrub member 24.

[0121] As the electrolytic power supply 61, it is preferable to use not a constant voltage source for continuously outputting a constant voltage, but a DC power supply including for example a switching regulator circuit for outputting voltage in the form of a pulse at a constant cycle.

[0122] Concretely, use is made of a power supply for outputting the pulse-like voltage at the constant cycle and capable of suitably changing the pulse width. As an example, use was made of one having an output voltage of DC 150 V and a maximum output current of 2 to 3 A and capable of changing the pulse width to either of 1, 2, 5, 10, 20, or 50 [μ s].

[0123] The pulse-like voltage output having a short width as described above is set in order to make the amount of electrolytic elution per pulse very small. Namely, it is effective for achieving a continuity of small elutions for preventing or suppressing as much as possible a sudden huge elution of the metal film in the form of a crater, for example, a discharge due to a sudden change of an inter-electrode distance seen in the unevenness of the metal film formed on the surface of the wafer W or in a case of contact or the like and a spark discharge due to a sudden change of an electrical resistance occurring when air bubbles, particles, or the like are interposed.

[0124] Further, the output voltage is relatively high in comparison with the output current, therefore a certain safety margin can be set in setting the inter-electrode distance. Namely, even if the inter-electrode distance slightly changes, since the output voltage is high, the change in the current value is small.

[0125] The electrolytic power supply 61 is provided with an ammeter 62 as a current detecting means of the present invention. This ammeter 62 is provided so as to monitor the electrolytic current flowing through the electrolytic power supply 61 and outputs a monitored current value signal 62s to the controller 55.

[0126] Further, the electrolytic power supply 61 is provided with a resistance meter 63 as a resistance value detecting means of the present invention. This resistance meter 63 is provided for monitoring the electric resistance between the polishing tool 3 and the electrode plate 23 through the surface of the wafer W based on the current flowing to the electrolytic power supply 61 and outputs a monitored electric resistance value signal 63s to the controller 55.

[0127] The slurry feeder 71 feeds the slurry to a feed nozzle 20a of the conductive shaft 20. As the slurry, for polishing a metal film, for example use is made of one comprised of an aqueous solution having oxidizing power based on hydrogen peroxide, iron nitrate, potassium iodate, etc. to which aluminum oxide (alumina), cerium oxide, silica, germanium oxide, or the like is added as the polishing abrasive. Further, the polishing abrasive is positively charged in advance in order to improve the dispersability and maintain a colloidal state.

[0128] The electrolyte feeder 81 feeds an electrolyte EL to the polishing head 11. The electrolyte EL is a solution made of a solvent and a solute dissociated into ions. As this electrolyte, use can be made of for example an aqueous solution comprised of a nitrate or a chloride system adjusted by a reducing agent.

[0129] The controller 55 has the function of controlling the entire polishing apparatus 1. Specifically, it outputs a control signal 51s to the main shaft driver 51 to control the rotation speed of the polishing tool 3, outputs a control signal 52s to the Z-axis driver 52 to control the positioning of the polishing tool 3 in the Z-axial direction, outputs a control signal 53s to the table driver 53 to control the rotation speed of the wafer W, and outputs a control signal 54s to the X-axis driver 54 to control the speed of the wafer W in the X-axial direction.

[0130] Further, the controller 55 controls the operation of the electrolyte feeder 81 and the slurry feeder 71 to control the feeding operation of the electrolyte EL and the slurry SL to the polishing head 2.

[0131] Further, the controller 55 is able to control the output voltage of the electrolytic power supply 61, the frequency of the output pulse, the width of the output pulse, etc.

[0132] Further, the controller 55 receives as input a current value signal 62s and an electric resistance value signal 63s from the ammeter 62 of the electrolytic power supply 61 and the resistance meter 63. The controller 55 is able to control the operation of the polishing apparatus 1 based on these current value signal 62s and electric resistance value signal 63s. Specifically, it controls the Z-axis servo motor 18 by using the current value signal 62s as a feedback signal so that the electrolytic current obtained from the current value signal 62s becomes constant or controls the operation of the polishing apparatus 1 so as to stop the polishing based on the current value or the electric resistance value specified by the current value

signal 62s or the electric resistance value signal 63s.

[0133] A control panel 56 connected to the controller 55 is used for inputting a variety of data by an operator or displaying the monitored current value signal 62s and electric resistance value signal 63s.

[0134] Next, an explanation will be made of the polishing operation by the polishing apparatus 1 by taking as the example a case where the metal film formed on the surface of the wafer W is polished. Note that an explanation will be made of a case where a metal film made of for example copper is formed on the surface of the wafer W.

[0135] First, the wafer W is chucked on the wafer table 45, and the wafer table 45 is driven to make the wafer W rotate at a predetermined rotation speed.

[0136] Further, the wafer table 45 is moved in the X-axial direction, the polishing tool 3 attached to the flange portion 4 is positioned at a predetermined position above the wafer W, and the polishing tool 3 is rotated at the predetermined rotation speed. When the polishing tool 3 is rotated, the insulation plate 22, electrode plate 23, and scrub member 24 connected to the flange portion 4 are driven to rotate. Further, the pressing member 21 pressing against the scrub member 24, piston rod 14b, piston 14a, and the conductive shaft 20 simultaneously rotate.

[0137] From this state, when the slurry SL and the electrolyte EL are fed to the feed nozzle 20a in the conductive shaft 20 from the slurry feeder 71 and the electrolyte feeder 81, the slurry SL and the electrolyte EL are fed from the entire surface of the scrub member 24.

[0138] The polishing tool 3 is made to move downward in the Z-axial direction and the polishing surface 3a of the polishing tool 3 is brought into contact to the surface of the wafer W and pressed by a predetermined polishing pressure.

[0139] Further, the electrolytic power supply 61 is activated, a minus potential is applied to the polishing tool 3 through the conductive brush 27, and a plus potential is applied to the scrub member 24 through the rotary joint 15.

[0140] Further, high pressure air is fed to the cylinder device 14 to move the piston rod 14b downward in the direction indicated by the arrow A2 of FIG. 1, and the bottom surface of the scrub member 24 is moved up to the position to be brought into contact or proximity with the wafer W.

[0141] The wafer table 45 is moved in the X-axial direction with a predetermined speed pattern from this state, whereby the entire surface of the wafer W is uniformly polished.

[0142] Here, FIG. 6 is a schematic view of a state where the polishing tool 3 is made to move downward in the Z-axial direction in the polishing apparatus 1 to be brought into contact with the surface of the wafer W, FIG. 7 is an enlarged view of the area in a circle C of FIG. 6, and FIG. 8 is an enlarged view of the area in a circle D of FIG. 7.

[0143] As shown in FIG. 7, the scrub member 24 carries current as the anode to the metal film MT formed on the wafer W via the electrolyte EL fed onto the wafer W or by direct contact. Further, the polishing tool 3 carries current as the cathode to the metal film MT formed on the wafer W via the electrolyte EL fed onto the wafer W or by direct contact. Note that, as shown in FIG. 7, there is a gap $[\Delta]b$ between the metal film MT and the scrub member 24. Further, as shown in FIG. 8, there is a gap $[\Delta]w$ between the metal film MT and the polishing surface 3a of the polishing tool 3.

[0144] As shown in FIG. 7, the insulation plate 4 is interposed between the polishing tool 3 and the scrub member 24 (electrode plate 23), but the resistance R0 of the insulation plate 4 is very large. Accordingly, the current i_0 flowing from the scrub member 24 via the insulation plate 4 to the polishing tool 3 is substantially zero. No current flows to the polishing tool 3 from the scrub member 24 via the insulation plate 4.

[0145] For this reason, the current flowing from the scrub member 24 to the polishing tool 3 is branched into a current i_1 which directly flows through a resistance R1 in the electrolyte EL to the polishing tool 3 and a current i_2 which flows from an interior of the electrolyte EL through the metal film MT made of copper formed on the surface of the wafer W to the electrolyte EL again and to the polishing tool 3.

[0146] When the current i_2 flows in the surface of the metal film MT, the copper comprising the metal film MT is ionized by the electrolytic action of the electrolyte EL and eluted into the electrolyte EL.

[0147] Here, the resistance R1 in the electrolyte EL becomes extremely large in proportion to a distance d between the scrub member 24 as the anode and the polishing tool 3 as the cathode. For this reason, by making the inter-electrode distance d sufficiently larger than the gap $[\Delta]b$ and the gap $[\Delta]w$, the current i_1 which directly flows through the resistance R1 in the electrolyte EL to the polishing tool 3 becomes very small, the current i_2 becomes large, and almost all of the electrolytic current passes through the surface of the metal film MT. For this reason, the electrolytic elution of the copper comprising the metal film MT can be efficiently carried out.

[0148] Further, the magnitude of the current i_2 changes according to the size of the gap $[\Delta]b$ and the gap $[\Delta]w$, therefore, as mentioned above, by adjusting the size of the gap $[\Delta]b$ and the gap $[\Delta]w$ by controlling the position of the polishing tool 3 in the Z-axial direction by the controller 55, the current i_2

can be made constant. The size of the gap Δw can be adjusted possible by controlling the Z-axis servo motor 18 by using the current value signal 62s as a feedback signal so that the electrolytic current obtained from the current value signal 62s, that is, the current i_2 , becomes constant.

[0149] Further, the positioning precision of the polishing apparatus 1 in the Z-axial direction is a sufficiently high resolution of 0.1 μm . In addition, the main shaft 12a is inclined with respect to the main surface of the wafer W at a fine angle, so the effective contact area S is always maintained constant, therefore if the value of the electrolytic current is controlled constant, the current density can be made always constant and also the amount of electrolytic elution of the metal film can be made always constant.

[0150] As described above, the polishing apparatus 1 having the above configuration is provided with an electrolytic polishing function for eluting and removing the metal comprising the metal film MT formed on the wafer W by the electrolytic action by the electrolyte EL.

[0151] Further, the polishing apparatus 1 having the above configuration is provided with a chemical mechanical polishing function of the usual CMP apparatus by the polishing tool 3 and the slurry SL in addition to this electrolytic polishing function, so it is also possible to polish the wafer W by the combined action of the electrolytic polishing function and chemical mechanical polishing (hereinafter referred to as electrolytic composite polishing).

[0152] Further, it is also possible for the polishing apparatus 1 having the above configuration to perform the polishing by the combined action of the mechanical polishing of the polishing surface 3a of the polishing tool 3 and the electrolytic polishing function without the use of the slurry SL.

[0153] The polishing apparatus 1 having the above configuration can polish the metal film by the combined action of the electrolytic polishing and the chemical mechanical polishing, therefore can remove the metal film with a much higher efficiency in comparison with a polishing apparatus using only chemical mechanical polishing or mechanical polishing. A high polishing rate with respect to the metal film can be obtained, therefore it becomes possible to keep the polishing pressure F of the polishing tool 3 with respect to the wafer W low in comparison with a polishing apparatus using only chemical mechanical polishing or mechanical polishing and the occurrence of dishing and erosion can be suppressed.

[0154] Below, the explanation will be made of a polishing method using the electrolytic composite polishing function of the polishing apparatus 1 according to the present embodiment by taking as an example the case where it is applied to a process of formation of an interconnection by the dual damascene process in a semiconductor device of a multilayer interconnection structure.

[0155] FIG. 9 is a process chart of a manufacturing process according to a method for producing the semiconductor device of an embodiment of the present invention. The manufacturing process according to the present embodiment will be explained based on the process chart of FIG. 9.

[0156] First, as shown in FIG. 10, for example an inter-layer insulation film 102 made of for example a silicon oxide film (SiO_2) is formed by a low pressure chemical vapor deposition (CVD) process by using for example tetraethyl orthosilicate (TEOS) as the reaction source on a wafer W made of silicon or another semiconductor on which a not illustrated impurity diffusion region is suitably formed.

[0157] Then, as shown in FIG. 11, contact holes 103 communicating with the impurity diffusion region of the wafer and interconnection use grooves 104 in which a predetermined pattern of interconnections to be electrically connected to the impurity diffusion region of the wafer W are to be formed are formed by using a well known photolithography technique and etching technique. Note that the depth of the interconnection use grooves 104 is for example about 800 nm.

[0158] Next, as shown in FIG. 12, a barrier film 105 is formed on the surface of the inter-layer insulation film 102 and in the contact holes 103 and the interconnection use grooves 104. This barrier film 105 is formed by a material such as Ta, Ti, TaN, or TiN to a thickness of for example about 15 nm by a physical vapor deposition (PVD) process using a sputtering device, a vacuum vapor deposition device, or the like. The barrier film 105 is provided in order to prevent the diffusion of the material comprising the interconnections in the inter-layer insulation film 102 and increase the adhesion with the inter-layer insulation film 102. Particularly, when the interconnection material is copper and the inter-layer insulation film 102 is a silicon oxide film, the copper has a large diffusion coefficient to the silicon oxide film and can be easily oxidized, so this is prevented. The process up to the above is a process PR1 shown in FIG. 9.

[0159] Next, as shown in FIG. 13, a seed film 106 made of a material the same as the material for forming the interconnections, for example, copper is formed on the barrier film 105 to a thickness of for example about 150 nm by the well known sputtering process (process PR2). The seed film 106 is formed so as to promote the growth of copper grains when burying the interconnection use grooves and the contact holes with copper.

[0160] Next, as shown in FIG. 14, a metal film 107 made of copper is formed on the barrier film 105 to a thickness of for example about 2000 nm so as to bury the contact holes 103 and the interconnection use grooves 104. The metal film 107 is preferably formed by an electrolytic plating process or an electroless plating process, but it is also possible to form the metal film by the CVD process, sputtering process, or the

like. Note that the seed film 106 is integrally formed with the metal film 107 (process PR3).

[0161] Here, FIG. 15 is an enlarged view of the cross-section of the semiconductor device in the middle of the manufacturing process in which the metal film 107 is formed on the barrier film 105.

[0162] As shown in FIG. 15, due to the burying of the contact holes 103 and the interconnection use grooves 104, unevenness having a height of for example about 600 nm is caused on the surface of the metal film 107.

[0163] The above process is carried out by a process similar to the related art, but in the polishing method of the present invention, the excess metal film 107 and barrier film 105 present on the inter-layer insulation film 102 is removed not by chemical mechanical polishing, but by electrolytic composite polishing of the polishing apparatus 1.

[0164] Further, with the polishing method of the present invention, before the process by the electrolytic composite polishing, as shown in FIG. 16, a passivation film 108 is formed on the surface of the metal film 107 (process PR4).

[0165] This passivation film 108 is a film made of a material exhibiting an action preventing the electrolytic reaction of the metal (copper) comprising the metal film 107.

[0166] The method for forming the passivation film 108 forms an oxide film by coating an oxidizing agent on the surface of for example the metal film 107. When the metal comprising the metal film 107 is copper, the copper oxide (CuO) becomes the passivation film 108.

[0167] Further, as another method, it is also possible to form the passivation film 108 by forming any of for example a water repelling film, an oil film, an antioxidation film, a film made of a surfactant, a film made of a chelating agent, and a film made of a silane coupling agent on the surface of the metal film 107.

[0168] The type of the passivation film 108 is not particularly limited, but use is made of one having a high electric resistance with respect to the metal film 107, a relatively low mechanical strength, and a brittle nature.

[0169] Next, in the polishing method of the present invention, only the passivation film 108 formed on the projecting portions of the metal film 107 is selectively removed (process PR5).

[0170] The passivation film 108 is selectively removed by the polishing apparatus 1. Note that, as the slurry SL to be used, use is made of a slurry having a high polishing rate with respect to copper. For example, use is made of one comprised of an aqueous solution based on for example hydrogen peroxide, iron nitrate, or the potassium iodate to which an alumina-, silica-, or manganese-based polishing abrasive is added.

[0171] First, the wafer W is chucked to the wafer table 42 of the polishing apparatus 1, the polishing tool 3 and the scrub member 24 rotating while feeding the electrolyte EL and the slurry SL onto the wafer W are made to move downward in the Z-axial direction to bring them into contact or proximity with the wafer W, and the wafer W is made to move in the X-axial direction with a predetermined speed pattern to thereby perform the polishing.

[0172] Further, a DC pulse voltage is applied between the polishing tool 3 and the electrode plate 23 by using the polishing tool 3 as the minus electrode and the electrode plate 23 as the plus electrode.

[0173] Note that it is also possible to feed only slurry SL onto the wafer W by imparting the function of the electrolyte EL to the aqueous solution forming the base of the slurry SL.

[0174] Here, FIG. 17 is a conceptual view of the polishing process near the scrub member 24 in the above state, and FIG. 18 is a conceptual view of the polishing process near the polishing tool 3.

[0175] As shown in FIG. 17, near the scrub member 24, the slurry SL and the electrolyte EL are fed from the groove portions 23b of the rotating electrode plate 23. The slurry SL and the electrolyte EL pass through the scrub member 24 and are fed onto the wafer W from the entire surface of the scrub member 24.

[0176] The passivation film 108 formed on the metal film 107 is not affected by the electrolytic action by the electrolyte EL, therefore the elution of the copper comprising the metal film 107 into the electrolyte EL is suppressed. For this reason, almost no current flows in the metal film 107. The current value monitored by the ammeter 62 is low and stable as it is.

[0177] FIG. 25 is a graph of an example of the current value monitored by the ammeter 62 in the electrolytic composite polishing process of the present embodiment. The above state is exhibited near the start position of the current value shown in FIG. 25.

[0178] Due to the rotation of the scrub member 24, due to the mechanical removal action or the mechanical removal action of the polishing abrasive PT comprised of for example aluminum oxide contained in the slurry SL, high portions of the passivation film 108, that is, the passivation film 108 on the projecting portions of the metal film 107, are mechanically removed.

[0179] On the other hand, as shown in FIG. 18, near the polishing tool 3, the passivation film 108 present at the metal film 107 is removed from the higher portions by the mechanical removal action of the polishing tool 3 or the mechanical removal action of the polishing abrasive PT.

[0180] In this way, as shown in for example FIG. 19, when the passivation film 108 formed on the projecting portions of the metal film 107 is selectively removed, the metal film 107 is exposed at the surface from the portion where the passivation film 108 is selectively removed.

[0181] When the metal film 107 is exposed at the surface, the exposed portions of the metal film 107 forming the projecting portions are selectively eluted (process PR5).

[0182] In the action of the electrolyte EL at this time, as shown in FIG. 18, the copper comprising the metal film 107 at the portions from which the passivation film 108 is removed, that is, the projecting portions of the metal film 107, is eluted into the electrolyte EL as copper ions Cu^+ by the electrolytic action. Due to this, minus electrons e^- flow in the metal film 107. These minus electrons e^- pass through the electrolyte EL from the surface of the metal film 107 and flow to the electrode plate 23 as shown in FIG. 17 and become the current i_2 described above.

[0183] As mentioned above, in the copper comprising the metal film 107, the electrical resistance is low and the current density is increased in comparison with the passivation film 108, therefore it is affected by a concentrated electrolytic action, selective elution occurs, and the removal of the material is accelerated.

[0184] Further, since current is carried via the electrolyte EL, when the potential difference between the metal film 107 as the anode and the polishing tool 3 as the cathode is constant, the shorter the inter-electrode distance, that is, the lower the electrical resistance value, the larger the value of the current flowing between the electrodes. For this reason, if there is a difference of the inter-electrode distance due to the unevenness of the metal film 107 as the cathode (the higher portions among the projecting portions of the metal film 107 have a shorter inter-electrode distance and lower electric resistance) with respect to the polishing tool 3 as the cathode, efficient flattening whereby the elution speed becomes larger from the higher portions due to the difference of the current density proceeds. At this time, as indicated by P1 in FIG. 25, the current value monitored by the ammeter 62 starts to rise.

[0185] Due to such an action, the projecting portions of the metal film 107 are flattened with a much higher efficiency in comparison with mechanical flattening.

[0186] By the above action, the surface of the metal film 107 for which the selective electrolytic composite polishing is completed to an extent that the projecting portions of the metal film 107 are almost completely flattened becomes a composite surface of the passivation film 108 remaining at the portions which had been concave portions of the metal film 107 and the newly created surface of copper where the projecting portions of the metal film 107 are removed as shown in FIG. 20.

[0187] Next, as shown in FIG. 21, electrolytic composite polishing combining mechanical removal carried out by the polishing tool 3 and the polishing abrasive PT in the slurry SL and the electrolytic action by the electrolyte EL progresses on the surface of this metal film 107 (process PR7).

[0188] At this time, the mechanical strength of the remaining passivation film 108 is low in comparison with the newly created surface of copper as mentioned above, therefore when the passivation film 108 is polished by electrolytic composite polishing, it is mainly removed by the mechanical action, the copper surface existing under this is exposed, and the electrolytic action is increased in proportion to the area thereof.

[0189] The surface area of the copper comprising the metal film 107 becomes maximum at the point of time when the passivation film 108 is completely removed. Simultaneously with this, the current monitored by the ammeter 62 rises from the position of P1 in FIG. 25, rises along with the removal of the passivation film 108, and then gets becomes maximum at the point of time indicated by P2 where the surface area of the copper becomes the maximum. The processes up to here complete the flattening of the initial unevenness of the surface of the metal film 107.

[0190] In this way, the electrolytic composite polishing of the present embodiment is polishing in which the polishing rate is electrically and chemically assisted, therefore the polishing can be carried out by a low polishing pressure in comparison with the usual chemical mechanical polishing. This is very advantageous in view of the reduction of the scratches, performance in easing step differences, and the reduction of dishing and erosion even in comparison as simple mechanical polishing.

[0191] Further, the polishing can be carried out with a low polishing pressure. This is very advantageous when using organic low dielectric constant film or a porous low dielectric constant insulation film in which the mechanical strength is low and which are easily broken by the usual chemical mechanical polishing for the inter-layer insulation film 102.

[0192] When the electrolytic composite polishing of the metal film 107 progresses and the excess metal film 107 is removed, as shown in FIG. 22, the barrier film 105 is exposed (process PR8).

[0193] At this time, the current monitored by the ammeter 62 becomes the maximum value from the point of time when the passivation film 108 on the metal film 107 indicated by P2 in FIG. 25 is all removed and becomes approximately a constant value up to the point of time when the barrier film 105 indicated by P3 in FIG. 25 is exposed.

[0194] When the barrier film 105 is exposed, when use is made of a material such as Ta, Ti, TaN, or TiN,

the electrical resistance is larger in comparison with copper, therefore the current value monitored by the ammeter 62 starts to be lowered from the point of time indicated by P3 when the exposure of the barrier film 105 in FIG. 25 is commenced. In this state, a nonuniform amount of copper film of the metal film 107 remains. The polishing is once stopped in this state.

[0195] For the stoppage of this polishing, as indicated by P4 of FIG. 25, the controller 55 determines that the current value has fallen to the predetermined value and stops the polishing operation of the polishing apparatus 1.

[0196] Next, the barrier film 105 is removed (process PR9).

[0197] In the process for removing this barrier film 105, not a slurry SL having a high polishing rate with respect to the metal film 107 made of copper described above, but a slurry SL having a high polishing rate with respect to the barrier film 105 formed by a material such as Ta, TaN, Ti, or TiN, and having a low polishing rate with respect to the metal film 107 is used. Namely, use is made of a slurry SL having a selectivity of the polishing rate of the barrier film 105 and the metal film 107 as large as possible.

[0198] Further, from the viewpoint of suppressing the occurrence of dishing and erosion due to over polishing etc., the output voltage of the electrolytic power supply 61 is made smaller than that in the above process and then the polishing and removal of the barrier film 105 are carried out. Further, preferably also the polishing pressure of the polishing tool 3 is made smaller than that in the above process.

[0199] Further, when the output voltage of the electrolytic power supply 61 is made smaller and the barrier film 105 is removed, the inter-layer insulation film 102 is exposed at the surface, therefore the value of the electrolytic current becomes small, so the electric resistance is monitored between the scrub member 24 and the polishing tool 3 by the resistance meter 63 in place of the monitoring of the electrolytic current by the ammeter 62.

[0200] When the barrier film 105 is removed, as shown in FIG. 23, the inter-layer insulation film 102 is exposed at the surface (process PR10).

[0201] When the inter-layer insulation film 102 is exposed, as shown in FIG. 23, there is no metal film 107 and barrier film 105 at this exposed portion for carrying current to the surface as the anode, therefore the carrying of current by the scrub member 24 is shut off, and the electrolytic action at the exposed portion of the inter-layer insulation film 102 stops. At this time, the electric resistance value monitored by the resistance meter 63 starts to increase.

[0202] Here, between the portion where the metal film 107 remains and the exposed portion of the barrier film 105, similar to the case of easing the step difference of the projecting portions of the metal film 107, that is, a concentration of the current density at the portion where the metal film 107 remains occurs by using the barrier film 105 as the portion having a high electric resistance in place of the passivation film 108, and the remaining portion of the metal film 107 is selectively eluted and removed only the mechanical action of material removal by the polishing tool 3 and the slurry SL subjectively acts on the portion where the electrolytic action stops.

[0203] In usual chemical mechanical polishing, the polishing rate selectivity of the barrier film 105 and the metal film 107 with respect to the inter-layer insulation film 102 is made as large as possible so as to ensure a dimensional precision of the top surface of the inter-layer insulation film 102 using that rate difference as a safety margin. For this reason, dishing of the metal film 107 cannot be avoided.

[0204] Further, if the selectivity is set low, dishing can be reduced to a certain extent, but the dimensional precision depends upon the uniformity of distribution of the amount of removal in the wafer plane. Therefore there also occurs a case where the removal of the barrier film 105 and the metal film 107 is not sufficient. For this reason, in order to prevent the state where the barrier film 105 and the metal film 107 remain at the top surface of the inter-layer insulation film 102, that is, under polish, over polish of the amount of the nonuniformity of the amount of removal in the plane becomes necessary, and degradation of erosion due to this over polish cannot be essentially avoided.

[0205] On the other hand, in the present embodiment, if uniformity inside the plane of the wafer W can be secured to a certain extent, the barrier film 105 remaining on the inter-layer insulation film 102 or the remaining portion of the metal film 107 are highly efficiently removed since the electrolytic action acts thereon. The elution stops from the exposed portion of the inter-layer insulation film 102. For this reason, the dimensional precision of the inter-layer insulation film 102 is automatically secured, and the occurrence of dishing and erosion is suppressed.

[0206] As described above, a barrier film 105 formed by a material such as Ta, TaN, Ti, or TiN can be completely removed and, at the same time, occurrence of dishing and erosion due to over polish can be suppressed.

[0207] Further, in the removal process of the barrier film 105 mentioned above, by setting an absolute current value low and a mechanical load light, the removal speed becomes slower, but if the metal film 107 made of the copper film of the remaining amount of the portion where the remaining film thickness is nonuniform is small, since the barrier film 105 is thin in comparison with the metal film 107, the amount of

removal per se of the barrier film 105 is small, therefore even if there is variation and nonuniformity in this process, the absolute value of the dishing and erosion can be made to a negligible small extent and the processing time can be shortened.

[0208] Further, since the polishing method according to the present embodiment is composite polishing of mechanical polishing plus an electrochemical action, the flattened surface suffers from little damage and thus a surface smooth can be obtained mechanically.

[0209] Next, based on the electric resistance value monitored by the resistance meter 63, the process for removing the barrier film 105 is terminated at the point of time when the electric resistance value is the maximum value, that is, the formation of the interconnections is completed (process PR11). The controller 55 determines the value of the electric resistance value and stops the polishing operation of the polishing apparatus 1.

[0210] Note that, before terminating the polishing, in the state where the electrolytic action is added as it is, by making the polishing tool 3 pass above the surface of the wafer W at a distance of about for example 100 μm without contacting the surface thereof, a damage free surface obtained by only electrolytic action without mechanical polishing can be formed.

[0211] Due to this, as shown in FIG. 23, interconnections 109 and contacts 110 are finally formed in the inter-layer insulation film 102.

[0212] Then, the semiconductor device in which the interconnections 109 and the contacts 110 are formed is flushed (process PR12).

[0213] In this flushing process, immediately after the interconnections 109 and the contacts 110 are formed, as shown in FIG. 24, a plus pulse voltage is applied to the polishing tool 3 while feeding a washing chemical and antioxidant to the surface of the wafer W but without conducting current to the wafer W and the surface is cleaned with pure water and cleaned with chemicals to remove the slurry SL and particles present at the surface of the wafer W.

[0214] In the present embodiment, before the flushing, a polishing abrasive PT made of for example alumina contained in the slurry SL is charged positive in order to enhance the dispersability, therefore even in a case where the particles mechanically strike the surface of the metal film 107 made of copper and contribute to the removal and then remain without wear, they are not buried in the surface of the copper comprising the metal film 107 as the anode and, as shown in FIG. 23, re-adhere to the surface of the polishing tool 3 as the cathode and contribute to the next polishing. Further, the positively charged particles are attracted to the surface of the polishing tool 3 as the cathode, therefore they will not be buried in the surface of the copper.

[0215] On the other hand, the negatively charged particles remaining at the surface of the wafer W can be removed from the surface of the wafer W by the flushing.

[0216] Further, they can be similarly removed also in the case of using a slurry SL in which the polishing abrasive PT is negatively charged.

[0217] When the interconnection forming material is copper, it is easily oxidized, therefore it is necessary to remove the metal ions or particles without altering the copper surface, but in the present embodiment, this problem is solved by charging the polishing abrasive PT positive in advance and then flushing the surface.

[0218] Note that, as the polishing abrasive, aluminum oxide (alumina) was mentioned as an example, but the same applies to the case where cerium oxide, silica, germanium oxide, or the like is used.

[0219] As described above, according to the method for producing a semiconductor device according to the present embodiment, the passivation film 108 is formed on the metal film 107 for burying the interconnection use grooves and the contact holes formed in the insulation film 102, the passivation film 108 formed at the projecting portions of the metal film 107 is selectively removed, and the metal film 107 exposed at the surface is selectively removed by electrolytic polishing using the remaining passivation film 108 as a mask and then concentratedly removed by concentration to the current density, whereby the initial unevenness can be flattened much more efficiently in comparison with usual CMP.

[0220] Further, since the metal film 107 in which the initial unevenness is flattened is removed by the electrolytic composite polishing combining electrolytic polishing and chemical mechanical polishing, the excess metal film 107 can be removed with much higher efficiency in comparison with the usual CMP. For this reason, even if the polishing pressure of the polishing tool 3 is set low, a sufficient polishing rate is obtained, the damage to the metal film 107 can be reduced, and, at the same time, the occurrence of dishing and erosion can be suppressed.

[0221] Further, according to the method for producing a semiconductor device according to the present embodiment, at the point of time when the excess metal film 107 is removed and the barrier film 105 is exposed, the polishing is stopped, the slurry SL is changed to a material having a high polishing rate with respect to the barrier film 105, and the polishing conditions such as the output voltage of the electrolytic power supply 61 are changed to remove the excess barrier film 105, therefore the excess barrier film 105 can be reliably removed. Even in the case where over polish is necessary, the amount of dishing and

erosion can be kept small.

[0222] Further, according to the method for producing a semiconductor device according to the present embodiment, the metal film is highly efficiently polished by the electrolytic composite polishing, therefore the polishing pressure of the polishing tool 3 can be made low, so even in a case where for example use is made of an organic low dielectric constant film or a porous low dielectric constant insulation film having a relatively low mechanical strength as the inter-layer insulation film 102 in order to reduce the dielectric constant from the viewpoints of lowering the power consumption and the increasing the speed, the damage to these insulation films can be reduced.

[0223] In the above embodiment, the absolute value of the amount of polishing of the metal film can be controlled by the cumulative amount of the electrolytic current and the time by which the polishing tool 3 passes over the wafer W.

[0224] In the above embodiment, the explanation was made of the case of the interconnection forming process using copper, but the present invention is not limited to this and can be applied to interconnection forming processes using various metals, for example, tungsten, aluminum, or silver.

[0225] Further, in the above embodiment, the explanation was made of the case of the electrolytic composite polishing combining chemical mechanical polishing using the slurry SL and electrolytic polishing using the electrolyte EL, but the present invention is not limited to this. Namely, in the present invention, it is also possible to perform the electrolytic composite polishing by electrolytic polishing of the electrolyte EL and mechanical polishing by the polishing surface 3a of the polishing tool 3 without the use of the slurry SL.

[0226] Further, in the above embodiment, the value of the current flowing between the polishing tool 3 and the electrode plate 23 was monitored, and the polishing process until the barrier film 105 was exposed was managed based on this value, but it is also possible to manage all polishing processes by the monitored current value.

[0227] Similarly, in the above embodiment, the electric resistance value between the polishing tool 3 and the electrode plate 23 was monitored, and only the removal process of the barrier film 105 was managed based on this value, but it is also possible to manage all polishing processes by the monitored electric resistance value.

Modification 1

[0228] FIG. 26 is a schematic view of a polishing apparatus according to a modification of the present invention.

[0229] In the polishing apparatus 1 according to the embodiment mentioned above, current was conducted to the surface of the wafer W by the conductive plate 23 provided with the conductive polishing tool and the scrub member 24.

[0230] As shown in FIG. 26, it is also possible to give the wheel-like polishing tool 401 conductivity in the same way as the case of the polishing apparatus 1 and to give conductivity to a wafer table 402 for chucking and rotating the wafer W. Power is supplied to the polishing tool 401 by a configuration similar to that of the embodiments.

[0231] In this case, in supplying current to the wafer table 402, electrolytic current can be supplied by providing a rotary joint 403 below the wafer table 402 and constantly maintaining the flow of current to the wafer table 402 rotating by the rotary joint 403.

Modification 2

[0232] FIG. 27 is a schematic view of a polishing apparatus according to another modification of the present invention.

[0233] A wafer table 502 for chucking and rotating the wafer W holds the wafer W by a retainer ring 504 provided on the periphery of the wafer W.

[0234] Conductivity is imparted to a polishing tool 501, conductivity is imparted to the retainer ring 504, and power is supplied to the polishing tool 501 by a configuration similar to that of the embodiments mentioned above.

[0235] Further, the retainer ring 504 is covered up to the barrier layer portion formed on the wafer W and supplied with current. Further, the retainer ring 504 is supplied with power through a rotary joint 503 provided below the wafer table 502.

[0236] Note that by making the amount of inclination of the polishing tool 3 larger so that a gap more than the thickness of the retainer ring 504 can be maintained at the edge portion even if the polishing tool 501 contacts the wafer W, interference between the polishing tool 501 and the retainer ring 504 can be prevented.

Modification 3

[0237] FIG. 28 is a schematic view of the configuration of a polishing apparatus according to another embodiment of the present invention.

[0238] The polishing apparatus shown in FIG. 28 is obtained by adding the electrolytic polishing function of the present invention to the CMP apparatus of the related art. It flattens the surface of the wafer W by

bringing the entire surface of the wafer W chucked by a wafer chuck 207 into contact with the polishing surface of the polishing tool comprised of a plate 201 to which a polishing pad (polishing fabric) 202 is adhered while rotating the wafer W.

[0239] Anode electrodes 204 and cathode electrodes 203 are alternately radially arranged on the polishing pad 202. Further, the anode electrodes 204 and the cathode electrodes 203 are electrically insulated by an insulator 206, and the anode electrodes 204 and the cathode electrodes 203 are supplied with the current from the plate 201 side. The polishing pad 202 is constituted by these anode electrodes 204, cathode electrodes 203, and insulator 206.

[0240] Further, the wafer chuck 207 is formed by the insulation material.

[0241] Further, this polishing apparatus is provided with a feeder 208 for feeding the electrolyte EL and the slurry SL to the surface of the polishing pad 202, whereby electrolytic composite polishing combining electrolytic polishing and chemical mechanical polishing becomes possible.

[0242] Here, FIG. 29 is a view for explaining the electrolytic composite polishing operation by the polishing apparatus having the above configuration. Note that, it is assumed that for example a copper film 210 is formed on the surface of the wafer W.

[0243] As shown in FIG. 29, DC voltage is applied between the anode electrodes 204 and the cathode electrodes 203 in the state where the electrolyte EL and the slurry SL are interposed between the copper film 210 formed on the surface of the wafer W and the polishing surface of the polishing pad 202, during the electrolytic composite polishing. The current i passes through the electrolyte EL from the anode electrode 204, is transmitted in the copper film 210, and passes through the electrolyte EL again to flow to the cathode electrode 203.

[0244] At this time, near the interior of the circle G shown in FIG. 29, the copper film 210 is eluted by the electrolytic action. The copper film 210 is further removed by the mechanical removal action by the polishing pad 202 and the slurry SL.

[0245] By employing such a configuration, effects similar to those by the polishing apparatus 1 according to the embodiments are exhibited.

[0246] Note that the arrangement of the anode electrodes and the cathode electrodes provided on the polishing pad is not limited to the configuration of FIG. 28. For example, as shown in FIG. 30, it is also possible to employ a polishing pad 221 in which a plurality of linear anode electrodes 222 are vertically and laterally aligned at equal intervals, a cathode electrode 223 is arranged in each rectangular region surrounded by the anode electrodes 222, and the anode electrodes 222 and the cathode electrodes 223 are electrically insulated by an insulator 224.

[0247] Further, for example, as shown in FIG. 31, it is also possible to employ a polishing pad 241 in which annular anode electrodes 242 having radii different from each other are arranged in concentric circles, cathode electrodes 243 are arranged in the annular regions formed between the anode electrodes 242, and the anode electrodes 242 and the cathode electrodes 243 are electrically insulated by an insulator 244.

[0248] Summarizing the effects of the present invention, according to the present invention, since the metal film is polished by the composite actions of mechanical polishing and electrolytic polishing, in comparison with the case of the flattening of the metal film by mechanical polishing, a very highly efficient selective removal and flattening of the projecting portions of the metal film become possible.

[0249] Further, according to the present invention, since current is supplied using the polishing tool as the cathode, the phenomenon where the positively charged particles and polishing abrasive in the polishing agent are attracted by the polishing tool and remain on the wafer surface can be prevented, thus the yield can be improved.

[0250] Further, according to the present invention, since highly efficient removal of the metal film becomes possible, a sufficient polishing rate is obtained even with a relatively low polishing pressure and the occurrence of scratches, dishing, or erosion in the polished metal film can be suppressed.

[0251] Further, according to the present invention, since a sufficient polishing rate is obtained even with a relatively low polishing pressure, even in the case where an organic low dielectric constant film or porous low dielectric constant insulation film having a relatively low mechanical strength is used as the inter-layer insulation film in order to reduce the dielectric constant from the viewpoint of lowering the power consumption and increasing the speed of the semiconductor device, the invention can be easily applied.

[0252] Further, according to the present invention, since the barrier film remaining on the inter-layer insulation film or the metal portion is efficiently removed due to the electrolytic action and the elution from the exposed portion of the insulation film stops, the precision of stopping of the polishing can be automatically secured, and the dishing and erosion can be suppressed.

[0253] Further, according to the present invention, since the electrolytic current can be monitored and the polishing process managed, it becomes possible to correctly grasp the state of progress of the polishing process.

[0254] Further, according to the present invention, since the electric resistance value between the polishing tool and the electrode member is monitored, even in the case where film through which almost no current flows or current does not flow and the metal film are simultaneously polished, the polishing process can be correctly managed.

[0255] While the invention has been described with reference to specific embodiment chosen for purpose of illustration, it should be apparent that numerous modifications could be made thereto by those skilled in the art without departing from the basic concept and scope of the invention.

Data supplied from the esp@cenet database - I2

Claims

What is claimed is:

[0256] 1. A method for producing a semiconductor device, including the steps of: forming an interconnection groove for forming an interconnection in an insulation film formed on a substrate, stacking a metal film on said insulation film so as to bury said interconnection groove, forming a passivation film exhibiting a function of preventing an electrolytic reaction of the metal film at the surface of the metal film stacked on said insulation film, selectively removing the passivation film on a projecting portion existing at the surface of said metal film generated by the burying of said interconnection groove in the passivation film formed on said metal film by mechanical polishing and thereby exposing the projecting portion of the related metal at the surface, and removing the projecting portion of said exposed metal film by electrolytic polishing and flattening the unevenness of the surface of said metal film generated due to the burying of said interconnection groove.

[0257] 2. A method for producing a semiconductor device as set forth in claim 1, further including a step of removing excess metal film present on the insulation film from the metal film with the flattened surface by electrolytic composite polishing combining electrolytic polishing and mechanical polishing so as to form an interconnection.

[0258] 3. A method for producing a semiconductor device as set forth in claim 2, wherein said electrolytic composite polishing combines electrolytic polishing and chemical mechanical polishing.

[0259] 4. A method for producing a semiconductor device as set forth in claim 2, further including the steps of: forming a barrier film comprised of a conductive material for preventing diffusion of said metal film to said insulation films so as to cover said insulation film and the inside of said groove after forming the interconnection groove and removing the excess metal film present on the insulation film by electrolytic composite polishing until the barrier film is exposed at its surface after a projecting portion of the exposed metal film is flattened, and removing the excess barrier film present on the insulation film by electrolytic composite polishing until the insulation film is exposed at its surface.

[0260] 5. A method for producing a semiconductor device as set forth in claim 4, further including the steps of: interposing an electrolyte between the polishing surface of the polishing tool having conductivity and the passivation film and supplying a voltage between the metal film and barrier film and the polishing tool using the metal film and barrier film as an anode and the polishing tool as a cathode; making the polishing tool move relative to the surface of the passivation film to selectively remove the passivation film formed on a projecting portion of the metal film; and making the projecting portion of the metal film exposed from the selectively removed passivation film elute by the electrolytic action of the electrolyte.

[0261] 6. A method for producing a semiconductor device as set forth in claim 5, further including the steps of: bringing the electrode member supplied with voltage with the polishing tool into contact or proximity with said metal film and barrier film to pass a current to said metal film and barrier film, and monitoring the current flowing to said polishing tool from said electrode member through said metal film and barrier film and managing the progress of polishing of said metal film and barrier film based on the magnitude of the value of said current.

[0262] 7. A method for producing a semiconductor device as set forth in claim 5, further including the steps of: bringing the electrode member supplied with voltage with the polishing tool into contact or proximity with said metal film and barrier film to pass a current to said metal film and barrier film, and monitoring the magnitude of the electrical resistance occurring between said electrode member and said polishing tool and managing the progress of polishing of said metal film and barrier film based on the value of the

electrical resistance.

[0263] 8. A method for producing a semiconductor device as set forth in claim 5, further including a step of interposing a chemical polishing agent including a polishing abrasive between the polishing surface of said polishing tool and said passivation film and selectively removing said passivation film.

[0264] 9. A method for producing a semiconductor device as set forth in claim 5, further including a step of removing said excess metal film and barrier film by using different chemical polishing agents with high polishing rates with respect to the materials comprising the metal film and barrier film.

[0265] 10. A method for producing a semiconductor device as set forth in claim 5, wherein the step of removing the excess barrier film includes a step of reducing the voltage supplied between the barrier film and polishing tool from the voltage supplied between the metal film and polishing tool in the step of removing the excess metal film.

[0266] 11. A method for producing a semiconductor device as set forth in claim 2, wherein: the step of forming the interconnection groove includes the step of forming a contact hole for connecting an impurity diffusion layer or interconnection formed at a layer below the insulation film with an interconnection formed on said insulation film together with forming an interconnection use groove, and the step of burying the interconnection groove with metal includes a step of burying the contact hole together with the interconnection groove with metal.

[0267] 12. A method for producing a semiconductor device as set forth in claim 11, wherein copper is used for the material forming the interconnection, and the interconnection groove and contact hole are buried with copper using an electroplating process.

[0268] 13. A method for producing a semiconductor device as set forth in claim 4, wherein any of Ta, Ti, TaN, and TiN is used for the material forming the barrier film.

[0269] 14. A method for producing a semiconductor device as set forth in claim 1, wherein the passivation film comprises an oxide film obtained by oxidizing the surface of the metal film.

[0270] 15. A method for producing a semiconductor device as set forth in claim 14, wherein said oxide film is formed by supplying an oxidizing agent to the surface of said metal film.

[0271] 16. A method for producing a semiconductor device as set forth in claim 1, wherein said passivation film forms on the surface of the metal film a film comprised of a material exhibiting an action of preventing an electrolytic reaction of a metal comprising the metal film.

[0272] 17. A method for producing a semiconductor device as set forth in claim 16, wherein said passivation film forms on the surface of the metal film one of a water-repelling film, oil film, antioxidant film, a film comprised of a surfactant, a film comprised of a chelating agent, and a film comprised of a silane coupling agent.

[0273] 18. A method for producing a semiconductor device as set forth in claim 1, wherein said passivation film has a higher electrical resistance and a lower mechanical strength than said metal film.

Data supplied from the esp@cenet database - I2

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-77117

(P2001-77117A)

(43)公開日 平成13年3月23日(2001.3.23)

(51)Int.Cl. ⁷	識別記号	F I	テマコード(参考)
H 0 1 L 21/3205		H 0 1 L 21/88	K 5 F 0 3 3
21/304	6 2 2	21/304	6 2 2 X 5 F 0 4 0
21/3063		21/306	L 5 F 0 4 3
21/768		21/90	C 5 F 1 1 0
29/78		29/78	3 0 1 N

審査請求 未請求 請求項の数48 O L (全 22 頁) 最終頁に続く

(21)出願番号 特願平11-253605

(22)出願日 平成11年9月7日(1999.9.7)

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 野上 毅

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

(72)発明者 由尾 啓

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

(74)代理人 100094053

弁理士 佐藤 隆久

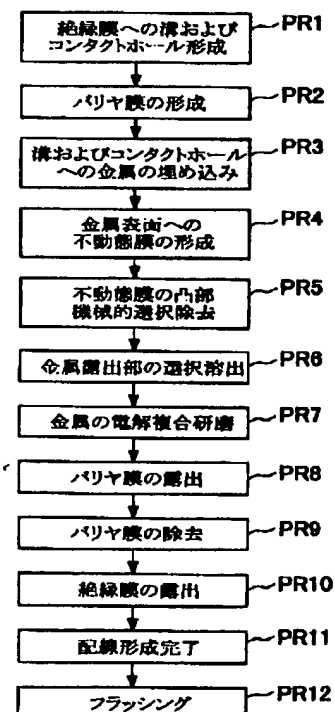
最終頁に続く

(54)【発明の名称】 半導体装置の製造方法、研磨装置および研磨方法

(57)【要約】

【課題】多層配線構造を有する半導体装置の配線を構成するための金属膜の研磨による平坦化工程において、デイスシング、エロージョンの発生を抑制可能な、研磨方法、研磨装置および半導体装置の製造方法を提供する。

【解決手段】金属膜の表面に当該金属の電解反応を妨げる作用を発揮する不動態膜を形成する工程(PR4)と、配線用溝の埋め込みによって生じた金属膜の表面に存在する凸部上の不動態膜を機械研磨によって選択的に除去し、金属膜の凸部を表面に露出させる工程(PR5)と、露出した金属膜の凸部を電解研磨によって除去し、配線用溝の埋め込みによって生じた金属膜の表面の凹凸を平坦化する工程(PR6)と、表面が平坦化された金属膜の絶縁膜上に存在する金属膜を電解研磨と機械研磨とを複合させた電解複合研磨によって除去し、前記配線を形成する工程(PR7)を有する。



【特許請求の範囲】

【請求項1】基板上に形成された絶縁膜に配線を形成するための配線用溝を形成する工程と、

前記配線用溝を埋め込むように、前記絶縁膜上に金属膜を堆積させる工程と、

前記絶縁膜上に堆積した金属膜の表面に当該金属膜の電解反応を妨げる作用を発揮する不動態膜を形成する工程と、

前記金属膜に形成された不動態膜のうち、前記配線用溝の埋め込みによって生じた前記金属膜の表面に存在する凸部上の不動態膜を機械研磨によって選択的に除去し、当該金属の凸部を表面に露出させる工程と、

前記露出した金属膜の凸部を電解研磨によって除去し、前記配線用溝の埋め込みによって生じた前記金属膜の表面の凹凸を平坦化する工程とを有する半導体装置の製造方法。

【請求項2】前記表面が平坦化された金属膜の前記絶縁膜上に存在する余分な金属膜を電解研磨と機械研磨とを複合させた電解複合研磨によって除去し、前記配線を形成する工程をさらに有する請求項1に記載の半導体装置の製造方法。

【請求項3】前記電解複合研磨は、電解研磨と化学機械研磨とを複合させる請求項2に記載の半導体装置の製造方法。

【請求項4】前記配線用溝を形成した後に、前記絶縁膜上および前記溝内を覆うように前記金属膜の前記絶縁膜への拡散を防ぐための導電性材料からなるバリア膜を形成し、前記露出した金属膜の凸部を平坦化した後に、前記絶縁膜上に存在する余分な金属膜を前記電解複合研磨によって前記バリア膜が表面に露出するまで除去する工程と、

前記絶縁膜上に存在する余分なバリア膜を前記絶縁膜が表面に露出するまで前記電解複合研磨によって除去する工程とを有する請求項2に記載の半導体装置の製造方法。

【請求項5】導電性を有する研磨工具の研磨面と前記不動態膜との間に電解液を介在させ、前記金属膜およびバリア膜を陽極とし前記研磨工具を陰極として、前記金属膜およびバリア膜と前記研磨工具との間に電圧を印加し、

前記研磨工具を前記不動態膜の表面に相対的に移動させて、前記金属膜の凸部に形成された不動態膜を選択的に除去し、

前記選択的に除去された不動態膜から露出した前記金属膜の凸部を前記電解液の電解作用によって溶出させる請求項4に記載の半導体装置の製造方法。

【請求項6】前記研磨工具との間で電圧が印加された電極部材を前記金属膜およびバリア膜に接触または接近させて前記金属膜および前記バリア膜に通電し、前記電極部材から前記前記金属膜および前記バリア膜を

經由して前記研磨工具に流れる電流をモニタリングし、当該電流値の大きさに基づいて前記金属膜およびバリア膜の研磨の進行を管理する請求項5に記載の半導体装置の製造方法。

【請求項7】前記研磨工具との間で電圧が印加された電極部材を前記金属膜およびバリア膜に接触または接近させて前記金属膜および前記バリア膜に通電し、前記電極部材と前記研磨工具との間に発生する電気抵抗の大きさをモニタリングし、当該電気抵抗値に基づいて前記金属膜およびバリア膜の研磨の進行を管理する請求項5に記載の半導体装置の製造方法。

【請求項8】前記研磨工具の研磨面と前記不動態膜との間に研磨砥粒を含む化学研磨剤を介在させて前記不動態膜を選択的に除去する請求項5に記載の半導体装置の製造方法。

【請求項9】前記金属膜と前記バリア膜とを構成する各材料に対してそれぞれ研磨レートの高い異なる化学研磨剤を用いて前記余分な金属膜とバリア膜とをそれぞれ除去する請求項5に記載の半導体装置の製造方法。

【請求項10】前記余分なバリア膜を除去する工程では、前記バリア膜と前記研磨工具との間に印加する電圧を、前記余分な金属膜を除去する工程での前記金属膜と前記研磨工具との間に印加する電圧よりも低くする請求項5に記載の半導体装置の製造方法。

【請求項11】前記配線用溝を形成する工程は、前記配線用溝の形成とともに、前記絶縁膜の下層に形成された不純物拡散層または配線と当該絶縁膜上に形成される配線とを接続するためのコンタクトホールを形成する工程を有し、前記配線用溝に金属を埋め込む工程は、前記配線用溝とともに前記コンタクトホールに金属を埋め込む請求項2に記載の半導体装置の製造方法。

【請求項12】前記配線の形成材料には、銅を使用し、前記配線用溝およびコンタクトホールには電気メッキ法を用いて銅を埋め込む請求項11に記載の半導体装置の製造方法。

【請求項13】前記バリア膜の形成材料には、Ta、Ti、Ta₂NおよびTiNのいずれかをを用いる請求項4に記載の半導体装置の製造方法。

【請求項14】前記不動態膜は、前記金属膜の表面を酸化させた酸化膜からなる請求項1に記載の半導体装置の製造方法。

【請求項15】前記金属膜の表面に酸化剤を供給して前記酸化膜を形成する請求項14に記載の半導体装置の製造方法。

【請求項16】前記不動態膜は、前記金属膜を構成する金属の電解反応を妨げる作用を発揮する材料からなる膜を前記金属膜の表面上に形成する請求項1に記載の半導体装置の製造方法。

【請求項17】前記不動態膜は、前記金属膜の表面に、

はっ水膜、油膜、酸化防止膜、界面活性剤からなる膜、キレート剤からなる膜、および、シランカップリング剤からなる膜のいずれかを形成する請求項16に記載の半導体装置の製造方法。

【請求項18】前記不動態膜は、前記金属膜よりも、電気的抵抗が高く、かつ、機械的強度が低い請求項1に記載の半導体装置の製造方法。

【請求項19】研磨面を有し、導電性を有する研磨工具と、

前記研磨工具を所定の回転軸を中心に回転させ、かつ、保持する研磨工具回転保持手段と、

被研磨対象物を保持し所定の回転軸を中心に回転させる回転保持手段と、

前記研磨工具を前記被研磨対象物に対向する方向の目標位置に移動位置決めする移動位置決め手段と、

前記被研磨対象物の被研磨面と前記研磨工具の研磨面とを所定の平面に沿って相対移動させる相対移動手段と、

前記被研磨対象物の被研磨面上に電解液を供給する電解液供給手段と、

前記被研磨対象物の被研磨面を陽極とし前記研磨工具を陰極として、前記被研磨面から前記電解液を通じて前記研磨工具に流れる電解電流を供給する電解電流供給手段とを有する研磨装置。

【請求項20】前記被研磨対象物の被研磨面に研磨砥粒を含む化学研磨剤を供給する研磨剤供給手段をさらに有する請求項19に記載の研磨装置。

【請求項21】前記電解電流供給手段は、前記被研磨対象物の被研磨面に接触可能または接近可能に配置され、前記被研磨対象物の被研磨面を陽極として当該被研磨面に通電する通電手段と、

前記通電手段と前記研磨工具との間に所定電位を印加する直流電源とを備える請求項1に記載の研磨装置。

【請求項22】前記直流電源は、所定周期のパルス状の電圧を出力する請求項21に記載の研磨装置。

【請求項23】前記研磨工具は、ホイール状の導電性部材からなり、当該部材の環状の一端面が研磨面を構成しており、

前記通電手段は、前記研磨工具の内側に当該研磨工具と離隔して設けられ、前記回転保持手段によって保持され、前記研磨工具とともに回転する導電性の電極板を備える請求項21に記載の研磨装置。

【請求項24】前記電極板は、前記被研磨対象物の被研磨面に対向する側に当該被研磨面をスクラブする面を有するスクラブ部材を備える請求項23に記載の研磨装置。

【請求項25】前記スクラブ部材は、前記電解液および研磨砥粒を含む化学研磨剤を吸収し、かつ通過させることができる材料から形成されており、前記電極板側から供給される電解液および／または化学研磨剤を被研磨対象物の被研磨面に供給する請求項24に記載の研磨装

置。

【請求項26】前記研磨工具は、前記回転保持手段に連結された導電性部材によって保持されており、前記回転する導電性部材に接触する通電ブラシを通じて通電される請求項21に記載の研磨装置。

【請求項27】前記電極部材は、前記被研磨対象物の被研磨面に形成された被電解金属に対して貴なる金属からなる請求項23に記載の研磨装置。

【請求項28】前記被研磨対象物の被研磨面から前記研磨工具に流れる電解電流の値を検出する電流検出手段をさらに備える請求項19に記載の研磨装置。

【請求項29】前記被研磨対象物の被研磨面を経由した前記電極部材と前記研磨工具との間の電気抵抗を検出する抵抗値検出手段を備える請求項23に記載の研磨装置。

【請求項30】前記電流検出手段の検出信号に基づいて、前記電解電流の値が一定となるように前記研磨工具と前記被研磨対象物との対向方向の位置を制御する制御手段をさらに有する請求項29に記載の研磨装置。

【請求項31】被研磨対象物の被研磨面の全面に回転しながら接触する研磨面を有する研磨工具を備え、前記被研磨対象物を前記研磨面に回転させながら接触させて平坦化研磨する研磨装置であって、前記研磨面上に電解液を供給する電解液供給手段を有し、

前記研磨面に前記被研磨対象物の被研磨面に通電可能な陽極電極および陰極電極を備え、前記電解液による電解研磨と前記研磨面による機械研磨とを複合した電解複合研磨によって前記被研磨対象物の被研磨面を平坦化研磨する研磨装置。

【請求項32】前記研磨面に研磨砥粒を含む化学研磨剤を供給する研磨剤供給手段をさらに有し、

前記電解液による電解研磨と前記研磨面および前記研磨剤による化学機械研磨とを複合した電解複合研磨によって前記被研磨対象物の被研磨面を平坦化研磨する請求項31に記載の研磨装置。

【請求項33】導電性の研磨工具の研磨面と金属膜が少なくとも表面または内層に形成された被研磨対象物の表面とを電解液を介在させて押し付け、

前記研磨工具を陰極とし前記被研磨対象物の表面を陽極として、前記被研磨対象物の表面から前記研磨工具に前記電解液を通じて流れる電解電流を供給し、

前記研磨工具と前記被研磨対象物とを共に回転させながら所定の平面に沿って相対移動させ、

前記電解液による電解研磨および前記研磨面による機械研磨を複合した電解複合研磨によって前記被研磨対象物に形成された金属膜を平坦化する研磨方法。

【請求項34】前記研磨面と前記被研磨対象物の表面との間に前記電解液とともに研磨砥粒を含む化学研磨剤を介在させ、前記電解液による電解研磨と前記研磨面およ

び前記研磨剤による化学機械研磨とを複合した電解複合研磨によって前記被研磨対象物に形成された金属膜を平坦化する請求項33に記載の研磨方法。

【請求項35】前記被研磨対象物には、異なる材料からなる複数の膜が積層されており、前記各膜の材料の電気的特性の違いによって変化する前記電解液を通じて前記被研磨対象物の表面から前記研磨工具に流れる電解電流をモニタリングし、当該電解電流の大きさに基づいて研磨の進行を管理する請求項33に記載の研磨方法。

【請求項36】前記研磨工具と前記被研磨対象物の表面との間に、所定の周期のパルス状の電圧を印加して前記電解電流を供給する請求項33に記載の研磨方法。

【請求項37】電極部材を前記電解液が供給された前記被研磨対象物の表面に接近または当接させ、前記被研磨対象物の表面へ通電する請求項33に記載の研磨方法。

【請求項38】前記電極部材を前記研磨工具とともに回転させ、かつ、前記被研磨対象物に対して相対移動させながら前記被研磨対象物に形成された金属膜に通電する請求項37に記載の研磨方法。

【請求項39】前記被研磨対象物の表面を經由した前記電極部材と前記研磨工具との間の電気抵抗の大きさに基づいて、前記被研磨対象物の研磨の進行を管理する請求項37に記載の研磨方法。

【請求項40】前記研磨剤に含まれる研磨砥粒を正に帯電させる請求項34に記載の研磨方法。

【請求項41】被研磨対象物に形成された金属膜の表面に当該金属膜の電解反応を妨げる作用を発揮する不動態膜を形成する工程と、導電性の研磨工具の研磨面と前記金属膜との間に電解液を介在させて当該研磨面と金属膜とを押し付け、かつ、前記研磨工具と前記金属膜と間に所定の電圧を印加する工程と、前記研磨工具の研磨面と前記被研磨対象物の金属膜とを所定の平面に沿って相対移動させ、前記金属膜のうち前記研磨工具の研磨面に対して突出した凸部上の不動態膜を前記研磨工具の機械研磨によって選択的に除去する工程と、

前記不動態膜が除去されて表面に露出した金属膜の凸部を前記電解液による電解研磨作用によって除去して前記金属膜を平坦化する工程とを有する研磨方法。

【請求項42】前記研磨面と前記金属膜との間に前記電解液とともに研磨砥粒を含む化学研磨剤を介在させ、前記研磨面および前記研磨砥粒による化学機械研磨によって前記不動態膜を選択的に除去する請求項41に記載の研磨方法。

【請求項43】前記不動態膜は、前記金属膜の表面を酸化させた酸化膜からなる請求項41に記載の研磨方法。

【請求項44】前記不動態膜は、前記金属膜を構成する金属の電解反応を妨げる作用を発揮する材料からなる膜

を前記金属膜の表面上に形成する請求項41に記載の研磨方法。

【請求項45】前記不動態膜は、前記金属膜よりも、電気的抵抗が高く、かつ、機械的強度が低い請求項41に記載の研磨方法。

【請求項46】電極部材を前記金属膜の表面に接近または当接させ、前記金属膜へ通電する請求項41に記載の研磨方法。

【請求項47】前記電極部材と前記研磨工具との間の電気抵抗の大きさに基づいて研磨の進行を管理する請求項46に記載の研磨方法。

【請求項48】前記研磨剤に含まれる研磨砥粒を正に帯電させる請求項42に記載の研磨方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、たとえば、半導体装置の多層配線構造に伴う凹凸面を平坦化する研磨装置および研磨方法と多層配線構造をもつ半導体装置の製造方法に関する。

【0002】

【従来の技術】半導体装置の高集積化、小型化に伴い、配線の微細化、配線ピッチの縮小化、配線の多層化が進んでおり、半導体装置の製造プロセスにおける多層配線技術の重要性が増大している。一方、従来、多層配線構造の半導体装置の配線材料としてアルミニウム(Al)が多用されてきたが、最近の0.25 μ mルール以下のデザインルールにおいて、信号の伝搬遅延を抑制するために、配線材料をアルミニウム(Al)から銅(Cu)に代えた配線プロセスの開発が盛んに行われている。Cuを配線に使用すると、低抵抗と高エレクトロマイグレーション耐性を両立できるというメリットがある。このCuを配線に使用したプロセスでは、たとえば、あらかじめ層間絶縁膜に形成した溝状の配線パターンに金属を埋め込み、CMP(Chemical Mechanical Polishing: 化学機械研磨)法によって余分な金属膜を除去して配線を形成する、ダマシン(damascene)法とよばれる配線プロセスが有力となっている。このダマシン法は、配線のエッチングが不要となり、さらに上の層間絶縁膜も自ずと平坦なものとなるので、工程を簡略化できるという特徴を有する。さらに、層間絶縁膜に配線だけでなく、コンタクトホールも溝として開け、配線とコンタクトホールを同時に金属で埋め込むデュアルダマシン(dual damascene)法では、さらに大幅な配線工程の削減が可能となる。

【0003】ここで、上記のデュアルダマシン法による配線形成プロセスの一例について図32～図37を参照して説明する。なお、配線材料としてCuを用いた場合について説明する。まず、図32に示すように、たとえば、図示しない不純物拡散領域が適宜形成されているシリコン等の半導体からなる基板301上に、たとえば、

シリコン酸化膜からなる層間絶縁膜302を、たとえば、減圧CVD (Chemical Vapour Deposition) 法により形成する。次いで、図33に示すように、基板301の不純物拡散領域に通じるコンタクトホール303および基板301の不純物拡散領域と電氣的に接続される所定パターンの配線が形成される溝304を公知のフォトリソグラフィ技術およびエッチング技術を用いて形成する。次いで、図34に示すように、バリア膜305を層間絶縁膜302の表面およびコンタクトホール303、溝304内に形成する。このバリア膜305は、たとえば、Ta、Ti、Ta₂N、TiN等の材料を公知のスパッタ法により形成する。バリア膜305は、配線を構成する材料が層間絶縁膜302中に拡散するのを防止するために設けられる。特に、配線材料がCuで層間絶縁膜302がシリコン酸化膜のような場合には、Cuはシリコン酸化膜への拡散係数が大きく、酸化されやすいため、これを防止する。

【0004】次いで、図35に示すように、バリア膜305上に、シードCu膜306を公知のスパッタ法により所定の膜厚で形成し、次いで、図36に示すように、コンタクトホール303および溝304をCuで埋め込むように、Cu膜307を形成する。Cu膜307は、たとえば、メッキ法、CVD法、スパッタ法等によって形成する。次いで、図37に示すように、層間絶縁膜302上の余分なCu膜307およびバリア膜305をCMP法によって除去し、平坦化する。これによって、配線308およびコンタクト309とが形成される。上記したプロセスを配線308上で繰り返し行うことにより、多層配線を形成することができる。

【0005】

【発明が解決しようとする課題】ところで、上記したデュアルダマシン法を用いた多層配線形成プロセスでは、余分なCu膜307およびバリア膜305をCMP法によって除去する工程において、層間絶縁膜302とCu膜307およびバリア膜305との除去性能が異なることから、配線308にディッシング、エロージョン (シンニング)、リセス等が発生しやすいという不利益が存在した。ディッシングは、図38に示すように、たとえば、0.18 μ mルール of デザインルールにおいて、たとえば、100 μ m程度のような幅の広い配線308が存在した場合に、当該配線の中央部が過剰に除去されへこんでしまう現象であり、このディッシングが発生すると配線308の断面積が不足するため、配線抵抗値不良等の原因となる。このディッシングは、配線材料に比較的軟質の銅やアルミニウムを用いた場合に発生しやすい。エロージョンは、図39に示すように、たとえば、3000 μ mの範囲に1.0 μ mの幅の配線が50パーセントの密度で形成されているようなパターン密度の高い部分が過剰に除去されてしまう現象であり、エロージョンが発生すると配線の断面積が不足するため、配線抵抗値不良等の原因となる。

リセスは、図40に示すように、層間絶縁膜302と配線308との境界で配線308が低くなり段差ができてしまう現象であり、この場合にも配線の断面積が不足するため、配線抵抗値不良等の原因となる。さらに、余分なCu膜307およびバリア膜305をCMP法によって除去する工程では、Cu膜307およびバリア膜305を効率的に除去する必要があり、単位時間当たりの除去量である研磨レートは、たとえば、500nm/min以上となるように要求されている。この研磨レートを稼ぐためにはウェーハに対する加工圧力を大きくする必要があり、加工圧力を大きくすると、図41に示すように、配線表面にスクラッチSCやケミカルダメージCDが発生しやすくなり、特に、軟質のCuやアルミニウムでは発生しやすい。このため、配線のオープン、ショート、配線抵抗値不良等の不具合の原因となり、また、加工圧力を大きくすると、上記のディッシング、エロージョン、リセスの発生量も大きくなるという不利益が存在した。

【0006】本発明は、上記した問題に鑑みてなされたものであって、たとえば、多層配線構造を有する半導体装置の配線等の金属膜を研磨によって平坦化する際に、初期凹凸を容易に平坦化でき、かつ余分な金属膜の除去効率に優れ、ディッシング、エロージョン等の金属膜の過剰な除去の発生を抑制可能な研磨装置および研磨方法、半導体装置の製造方法を提供する。

【0007】

【課題を解決するための手段】本発明の研磨装置は、研磨面を有し、導電性を有する研磨工具と、前記研磨工具を所定の回転軸を中心に回転させ、かつ、保持する研磨工具回転保持手段と、被研磨対象物を保持し所定の回転軸を中心に回転させる回転保持手段と、前記研磨工具を前記被研磨対象物に対向する方向の目標位置に移動位置決めする移動位置決め手段と、前記被研磨対象物の被研磨面と前記研磨工具の研磨面とを所定の平面に沿って相対移動させる相対移動手段と、前記被研磨対象物の被研磨面上に電解液を供給する電解液供給手段と、前記被研磨対象物の被研磨面を陽極とし前記研磨工具を陰極として、前記被研磨面から前記電解液を通じて前記研磨工具に流れる電解電流を供給する電解電流供給手段とを有する。

【0008】また、本発明の研磨装置は、被研磨対象物の被研磨面の全面に回転しながら接触する研磨面を有する研磨工具を備え、前記被研磨対象物を前記研磨面に回転させながら接触させて平坦化研磨する研磨装置であって、前記研磨面上に電解液を供給する電解液供給手段を有し、前記研磨面に前記被研磨対象物の被研磨面に通電可能な陽極電極および陰極電極を備え、前記電解液による電解研磨と前記研磨面による機械研磨とを複合した電解複合研磨によって前記被研磨対象物の被研磨面を平坦化研磨する。

【0009】本発明の研磨方法は、導電性の研磨工具の研磨面と金属膜が少なくとも表面または内層に形成された被研磨対象物の表面とを電解液を介在させて押し付け、前記研磨工具を陰極とし前記被研磨対象物の表面を陽極として、前記被研磨対象物の表面から前記研磨工具に前記電解液を通じて流れる電解電流を供給し、前記研磨工具と前記被研磨対象物とを共に回転させながら所定の平面に沿って相対移動させ、前記電解液による電解研磨および前記研磨面による機械研磨を複合した電解複合研磨によって前記被研磨対象物に形成された金属膜を平坦化する。

【0010】また、本発明の研磨方法は、被研磨対象物に形成された金属膜の表面に当該金属膜の電解反応を妨げる作用を発揮する不動態膜を形成する工程と、導電性の研磨工具の研磨面と前記金属膜との間に電解液を介在させて当該研磨面と金属膜とを押し付け、かつ、前記研磨工具と前記金属膜と間に所定の電圧を印加する工程と、前記研磨工具の研磨面と前記被研磨対象物の金属膜とを所定の平面に沿って相対移動させ、前記金属膜のうち前記研磨工具の研磨面に対して突出した凸部上の不動態膜を前記研磨工具の機械研磨によって選択的に除去する工程と、前記不動態膜が除去されて表面に露出した金属膜の凸部を前記電解液による電解研磨作用によって除去して前記金属膜を平坦化する工程とを有する。

【0011】本発明の半導体装置の製造方法は、基板上に形成された絶縁膜に配線を形成するための配線用溝を形成する工程と、前記配線用溝を埋め込むように、前記絶縁膜上に金属膜を堆積させる工程と、前記絶縁膜上に堆積した金属膜の表面に当該金属膜の電解反応を妨げる作用を発揮する不動態膜を形成する工程と、前記金属膜に形成された不動態膜のうち、前記配線用溝の埋め込みによって生じた前記金属膜の表面に存在する凸部上の不動態膜を機械研磨によって選択的に除去し、当該金属の凸部を表面に露出させる工程と、前記露出した金属膜の凸部を電解研磨によって除去し、前記配線用溝の埋め込みによって生じた前記金属膜の表面の凹凸を平坦化する工程とを有する。

【0012】また、本発明の半導体装置の製造方法は、前記表面が平坦化された金属膜の前記絶縁膜上に存在する余分な金属膜を電解研磨と機械研磨とを複合させた電解複合研磨によって除去し、前記配線を形成する工程をさらに有する。

【0013】本発明の半導体装置の製造方法では、表面に凹凸がある金属膜に不動態膜を形成し、不動態膜を機械的に除去することで、金属膜の凸部が表面に露出する。この金属膜の凸部は残った不動態膜をマスクとして電解液による電解作用によって選択的に溶出する。この結果、金属膜の初期凹凸が平坦化される。また、初期凹凸が平坦化された金属膜は、電解複合研磨によって高能率に除去され、たとえば、配線を形成する際に絶縁膜上

に存在する余分な金属膜は高能率に除去される。余分な金属膜が除去されて絶縁膜が露出すると、自動的にその部分の電解作用が停止し、絶縁膜に形成された配線用溝に埋め込まれた金属膜が過剰に除去されない。

【0014】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照して説明する。

研磨装置の構成

図1は、本発明の一実施形態に係る研磨装置の構成を示す図である。図2は図1に示す研磨装置の加工ヘッド部の要部拡大図である。図1に示す研磨装置1は、加工ヘッド部2と、電解電源61と、研磨装置1全体を制御する機能を有するコントローラ51と、スラリー供給装置71と、電解液供給装置81とを備えている。なお、図示しないが、研磨装置1は、クリーンルーム内に設置され、当該クリーンルーム内には被研磨対象物としてのウェーハを収容したウェーハカセットを搬出入する搬出入ポートが設けられている。さらに、この搬出入ポートを通じてクリーンルーム内に搬入されたウェーハカセットと研磨装置1との間でウェーハの受け渡しを行うウェーハ搬送ロボットが搬出入ポートと研磨装置1との間に設置される。

【0015】加工ヘッド部2は、研磨工具3を保持し回転させ、研磨工具3を保持する研磨工具保持部11と、研磨工具保持部11をZ軸方向の目標位置に位置決めするZ軸位置決め機構部31と、被研磨対象物としてのウェーハWを保持し回転させX軸方向に移動するX軸移動機構部41とを備える。なお、研磨工具保持部11が本発明の研磨工具回転保持手段の一具体例に対応しており、X軸移動機構部41が本発明の回転保持手段および相対移動手段の一具体例に対応しており、Z軸位置決め機構部31は本発明の移動位置決め手段の一具体例に対応している。

【0016】Z軸位置決め機構部31は、図示しないコラムに固定されたZ軸サーボモータ18と、保持装置12および主軸モータ13に連結され、Z軸サーボモータ18に接続されたボールネジ軸18aに螺合するネジ部が形成されたZ軸スライダ16と、Z軸スライダ16をZ軸方向に移動自在に保持する図示しないコラムに設置されたガイドレール17とを有する。

【0017】Z軸サーボモータ18は、Z軸サーボモータ18に接続されたZ軸ドライバ52から駆動電流が供給されて回転駆動される。ボールネジ軸18aは、Z軸方向に沿って設けられ、一端がZ軸サーボモータ18に接続され、他端は、上記の図示しないコラムに設けられた保持部材によって回転自在に保持されている。これにより、Z軸位置決め機構部31は、Z軸サーボモータ18の駆動によって、研磨工具保持部11に保持された研磨工具3をZ軸方向の任意の位置に移動位置決めする。Z軸位置決め機構部31の位置決め精度は、たとえ

ば、分解能0.1 μm 程度としている。

【0018】X軸移動機構41は、ウェハWをチャッキングするウェハテーブル42と、ウェハテーブル42を回転自在に保持する保持装置45と、ウェハテーブル42を回転させる駆動力を供給する駆動モータ44と、駆動モータ44と保持装置45の回転軸とを連結するベルト46と、保持装置45に設けられた加工パン47と、駆動モータ44および保持装置45が設置されたX軸スライダ48と、図示しない架台に基台されたX軸サーボモータ49と、X軸サーボモータ49に接続されたボールネジ軸49aと、X軸スライダ48に連結されボールネジ軸49aに螺合するネジ部が形成された可動部材49bとを有する。

【0019】ウェハテーブル42は、たとえば、真空吸着手段によってウェハWを吸着する。加工パン47は、使用済の電解液や、スラリー等の液体を回収するために設けられている。駆動モータ44は、テーブルドライブ53から駆動電流が供給されることによって駆動され、この駆動電流を制御することでウェハテーブル42を所定の回転数で回転させることができる。X軸サーボモータ49は、X軸サーボモータ49に接続されたX軸ドライブ54から供給される駆動電流によって回転駆動し、X軸スライダ48がボールネジ軸49aおよび可動部材49bを介してX軸方向に駆動する。このとき、X軸サーボモータ49に供給する駆動電流を制御することによって、ウェハテーブル42のX軸方向の速度制御が可能となる。

【0020】図2は、研磨工具保持部11の内部構造の一例を示す図である。研磨工具保持部11は、研磨工具3と、研磨工具3を保持するフランジ部材4と、フランジ部材4を回転自在に保持する保持装置12と、保持装置12に保持された主軸12aと接続され当該主軸12aを回転させる主軸モータ13と、主軸モータ13上に設けられたシリンダ装置14とを備える。

【0021】主軸モータ13は、たとえば、ダイレクトドライブモータからなり、このダイレクトドライブモータの図示しないロータは、保持装置12に保持された主軸12aに連結されている。また、主軸モータ13は中心部にシリンダ装置14のピストンロッド14bが挿入される貫通孔を有している。主軸モータ13は、主軸ドライブ51から供給される駆動電流によって駆動される。

【0022】保持装置12は、たとえば、エアベアリングを備えており、このエアベアリングで主軸12aを回転自在に保持している。保持装置12の主軸12aも中心部にシリンダ装置14のピストンロッド14bが挿入される貫通孔を有している。

【0023】フランジ部材4は、金属材料から形成されており、保持装置12の主軸12aに連結され、底部に開口部4aを備え、下端部4bに研磨工具3が固着され

ている。フランジ部材4の上端面4c側は保持装置12に保持された主軸12aに連結されており、主軸12aの回転によってフランジ部材4も回転する。フランジ部材4の上端面4cは、主軸モータ13および保持装置12の側面に設けられた導電性の通電部材28に固定された通電ブラシ27と接触しており、通電ブラシ27とフランジ部材4とは電氣的に接続されている。

【0024】シリンダ装置14は、主軸モータ13のケース上に固定されており、ピストン14aを内蔵しており、ピストン14aは、たとえば、シリンダ装置14内に供給される空気圧によって矢印A1およびA2のいずれかの向きに駆動される。このピストン14aには、ピストンロッド14bが連結されており、ピストンロッド14bは、主軸モータ13および保持装置12の中心を通して、フランジ部材4の開口部4aから突き出ている。ピストンロッド14bの先端には、押圧部材21が連結されており、この押圧部材21はピストンロッド14bに対して所定の範囲で姿勢変更が可能な連結機構によって連結されている。押圧部材21は、対向する位置に配置された絶縁板22の開口22aの周縁部に当接可能となっており、ピストンロッド14bの矢印A2方向への駆動によって絶縁板22を押圧する。

【0025】シリンダ装置14のピストンロッド14bの中心部には、貫通孔が形成されており、貫通孔内に通電軸20が挿入され、ピストンロッド14bに対して固定されている。通電軸20は、導電性材料から形成されており、上端側はシリンダ装置14のピストン14aを貫通してシリンダ装置14上に設けられたロータリジョイント15まで伸びており、下端側は、ピストンロッド14bおよび押圧部材21を貫通して電極板23まで伸びており、電極板23に接続されている。

【0026】通電軸20は、中心部に貫通孔が形成されており、この貫通孔が化学研磨剤（スラリー）および電解液をウェーハW上に供給する供給ノズルとなっている。また、通電軸20は、ロータリジョイント15と、電極板23とを電氣的に接続する役割を果たしている。

【0027】通電軸20の上端部に接続されたロータリジョイント15は、電解電極61のプラス極と電氣的に接続されており、このロータリジョイント15は通電軸20が回転しても通電軸20への通電を維持する。すなわち、通電軸20は回転してもロータリジョイント15によって電解電極61からプラスの電位が印加される。

【0028】通電軸20の下端部に接続された電極板23は、金属材料からなり、特に、ウェーハWに形成される金属膜より貴なる金属で形成されている。電極板23は、上面側が絶縁板22に保持されており、電極板23の外周部は絶縁板22に嵌合しており、下面側にはスクラブ部材24が貼着されている。

【0029】ここで、図3(a)は電極板23の構造の一例を示す下面図であり、図3(b)は電極板23と、

通電軸20、スクラブ部材24および絶縁部材4との位置関係を示す断面図である。図3(a)に示すように、電極板23の中央部には円形の開口部23aが設けられており、この開口部23aを中心に電極板23の半径方向に放射状に伸びる複数の溝部23bが形成されている。また、図3(b)に示すように、電極板23の開口部23aには、通電軸20の下端部が嵌合固着されている。このような構成とすることで、通電軸20の中心部に形成された供給ノズル20aを通じて供給されるスラリーおよび電解液が溝部23bを通じてスクラブ部材24の全面に拡散するようになっている。すなわち、電極板23と、通電軸20、スクラブ部材24および絶縁部材4が回転しながら、スラリーおよび電解液が通電軸20の中心部に形成された供給ノズル20aを通じてスクラブ部材24の上側面に供給されると、スクラブ部材24の上側面全体にスラリーおよび電解液が広がる。なお、スクラブ部材24および通電軸20の供給ノズル20aが本発明の研磨剤供給手段および電解液供給手段の一具体例に対応している。また、電極板23、通電軸20およびロータリジョイント15が本発明の通電手段の一具体例に対応している。

【0030】電極板23の下面に貼着されたスクラブ部材24は、電解液およびスラリーを吸収し、これらを上側面から下側面に通過させることができる材料から形成されている。また、このスクラブ部材24は、ウェーハWに対向する面がウェーハWに接触してウェーハWをスクラブする面となっており、ウェーハW表面にスクラッチ等が発生させないように、たとえば、柔らかいブラシ状の材料、スポンジ状の材料、多孔質状の材料等から形成される。たとえば、ウレタン樹脂、メラミン樹脂、エポキシ樹脂、ポリビニルアセタール(PVA)などの樹脂からなる多孔質体が挙げられる。

【0031】絶縁板22は、たとえば、セラミクス等の絶縁材料から形成されており、この絶縁板22は複数の棒状の連結部材26によって保持装置12の主軸12aに連結されている。連結部材26は、絶縁板22の中心軸から所定の半径位置に等間隔に配置されており、保持装置12の主軸12aに対して移動自在に保持されている。このため、絶縁板22は主軸12aの軸方向に移動可能である。また、絶縁板22と主軸12aとの間には、各連結部材26に対応して、たとえば、コイルスプリングからなる弾性部材25で接続されている。

【0032】絶縁板22を保持装置12の主軸12aに対して移動自在にし、絶縁板22と主軸12aとを弾性部材25で連結する構成とすることにより、シリンダ装置14に高圧エアを供給してピストンロッド14bを矢印A2の向きに下降させると、押圧部材21が弾性部材25の復元力に逆らって絶縁板22を下方に押し下げ、これとともにスクラブ部材24も下降する。この状態からシリンダ装置14への高圧エアの供給を停止すると、

弾性部材25の復元力によって、絶縁板22は上昇し、これとともにスクラブ部材24も上昇する。

【0033】研磨工具3は、フランジ部材4の環状の下端面4bに固着されている。この研磨工具3は、ホイール状に形成されており、下端面に環状の研磨面3aを備えている。研磨工具3は、導電性を有しており、好ましくは、比較的軟質性の材料で形成する。たとえば、バインダマトリクス(結合剤)自体が導電性を持つカーボンや、あるいは、焼結銅、メタルコンパウンド等の導電性材料を含有するウレタン樹脂、メラミン樹脂、エポキシ樹脂、ポリビニルアセタール(PVA)などの樹脂からなる多孔質体から形成することができる。研磨工具3は、導電性を有するフランジ部材4に直接接続され、フランジ部材4に接触する通電ブラシ27から通電される。すなわち、主軸モータ13および保持装置12の側面に設けられた導電性の通電部材28は、電解電源61のマイナス極と電気的に接続され、通電部材28に設けられた通電ブラシ27はフランジ部材4の上端面4cに接触しており、これにより、研磨工具3は電解電源61と通電部材28、通電ブラシ27およびフランジ部材4を介して電気的に接続されている。

【0034】研磨工具3は、たとえば、図4に示すように、研磨面3aは中心軸に対して微小な角度で傾斜している。また、保持部材12の主軸12aもウェーハWの主面に対して研磨面3aの傾斜と同様に傾斜している。たとえば、保持部材12のZ軸スライダ16への取り付け姿勢を調整することで主軸12aの微小な傾斜をつくり出すことができる。このように、研磨工具3の中心軸がウェーハWの主面に対して微小角度で傾斜していることにより、研磨工具3の研磨面3aを所定の加工圧力FでウェーハWに押し付けた際に、研磨面3aのウェーハWに対する実効的な作用領域Sが図4に示すように、研磨工具3の半径方向に伸びる直線状の領域となる。このため、ウェーハWを研磨工具3に対してX軸方向に移動させて研磨下降を行う際に、図5(a)の状態から図5(b)に移動する間、実効的な作用領域Sの面積は略一定となる。本実施形態に係る研磨装置1では、研磨工具3の研磨面3aの一部を部分的にウェーハWの表面に作用させ、実効的な作用領域SをウェーハWの表面に均一に走査させてウェーハWの全面を均一に研磨する。

【0035】電解電源61は、上記したロータリジョイント15と通電ブラシ12との間に所定の電圧を印加する装置である。ロータリジョイント15と通電ブラシ12との間に電圧を印加することによって、研磨工具3とスクラブ部材24との間には電位差が発生する。電解電源61には、常に一定の電圧を出力する定電圧電源ではなく、好ましくは、電圧を一定周期でパルス状に出力する、たとえば、スイッチング・レギュレータ回路を内蔵した直流電源を使用する。具体的には、パルス状の電圧を一定周期で出力し、パルス幅を適宜変更可能な電源を

使用する。一例としては、出力電圧がDC150V、最大出力電流が2〜3A、パルス幅が1, 2, 5, 10, 20, 50 μ sのいずれかに変更可能なものを使用した。上記のような幅が短いパルス状の電圧出力とするのは、1パルス当たりの電解溶出量を非常に小さくするためである。すなわち、ウェーハWの表面に形成された金属膜の凹凸や接触した場合などにみられる極間距離の急変による放電、気泡やパーティクルなどが介在した場合におこる電気抵抗の急変によるスパーク放電など、金属膜の突発的なクレタ状の巨大溶出を防止、あるいは、できる限り抑制する小さなものの連続にするために有効である。また、出力電流に比して出力電圧が比較的高いため、極間距離の設定にある程度のマージンを設定する事ができる。すなわち、極間距離が多少変わっても出力電圧が高いため電流値変化は小さい。

【0036】電解電源61には、本発明の電流検出手段としての電流計62を備えており、この電流計62は、電解電源61に流れる電解電流をモニタするために設けられており、モニタした電流値信号62sをコントローラ55に出力する。また、電解電源61は、本発明の抵抗値検出手段としての抵抗計63を備えており、この抵抗計63は電解電源61に流れる電流に基づいて、ウェーハWの表面を経由した研磨工具3と電極板23との間の電気抵抗をモニタリングするために設けられており、モニタリングした電気抵抗値信号63sをコントローラ55に出力する。

【0037】スラリー供給装置71は、スラリーを上記の通電軸20の供給ノズル20aに供給する。スラリーとしては、金属膜の研磨用として、たとえば、過酸化水素、硝酸鉄、ヨウ素酸カリウム等をベースとした酸化力のある水溶液に酸化アルミニウム（アルミナ）、酸化セリウム、シリカ、酸化ゲルマニウム等を研磨砥粒として含有させたものを使用する。また、研磨砥粒は、分散性を良くしてコロイド状態を保持するために予め正に帯電させておく。

【0038】電解液供給装置81は、電解液ELを加工ヘッド部11に供給する。電解液ELは、溶媒とイオンの分離した溶質とからなる溶液である。この電解液として、たとえば、硝酸塩あるいは塩化物系に還元剤を調整した水溶液を使用することができる。

【0039】コントローラ55は、研磨装置1の全体を制御する機能を有し、具体的には、主軸ドライバ51に対して制御信号51sを出力して研磨工具3の回転数を制御し、Z軸ドライバ52に対して制御信号52sを出力して研磨工具3のZ軸方向の位置決め制御を行い、テーブルドライバ53に対して制御信号53sを出力してウェーハWの回転数を制御し、X軸ドライバ54に対して制御信号54sを出力して、ウェーハWのX軸方向の速度制御を行う。また、コントローラ55は、電解液供給装置81およびスラリー供給装置71の動作を制御

し、加工ヘッド部2への電解液ELおよびスラリーSLの供給動作を制御する。

【0040】また、コントローラ55は、電解電源61の出力電圧、出力パルスの周波数、出力パルスの幅等を制御可能となっている。また、コントローラ55には、電解電源61の電流計62および抵抗計63からの電流値信号62sおよび電気抵抗値信号63sが入力される。コントローラ55は、これら電流値信号62sおよび電気抵抗値信号63sに基づいて、研磨装置1の動作を制御可能となっている。具体的には、電流値信号62sから得られた電解電流が一定となるように、電流値信号62sをフィードバック信号としてZ軸サーボモータ18の制御したり、電流値信号62sまたは電気抵抗値信号63sで特定される電流値、電気抵抗値の値に基づいて、研磨加工を停止させるように研磨装置1の動作を制御する。

【0041】コントローラ55に接続されたコントロールパネル56は、オペレータが各種のデータを入力したり、たとえば、モニタリングした電流値信号62sおよび電気抵抗値信号63sを表示したりする。

【0042】次に、上記した研磨装置1による研磨動作をウェーハW表面に形成された金属膜を研磨する場合を例に説明する。なお、ウェーハWの表面には、たとえば、銅からなる金属膜が形成されている場合について説明する。まず、ウェーハテーブル45にウェーハWをチャッキングし、ウェーハテーブル45を駆動して所定の回転数でウェーハWを回転させる。また、ウェーハテーブル45をX軸方向に移動して、フランジ部4に取り付けられた研磨工具3をウェーハWの上方の所定位置に位置させ、研磨工具3を所定の回転数で回転させる。研磨工具3を回転させると、フランジ部4に連結された絶縁板22、電極板23およびスクラブ部材24も回転駆動される。また、スクラブ部材24を押圧している押圧部材21、ピストンロッド14b、ピストン14a、通電軸20も同時に回転する。

【0043】この状態から、スラリー供給装置71および電解液供給装置81からそれぞれスラリーSLおよび電解液ELを通電軸20内の供給ノズル20aに供給すると、スクラブ部材24の全面からスラリーSLおよび電解液ELが供給される。研磨工具3をZ軸方向に下降させて研磨工具3の研磨面3aをウェーハWの表面に接触させ、所定の加工圧力で押圧させる。また、電解電源61を起動させて、通電ブラシ27を通じて研磨工具3にマイナスの電位を印加し、ロータリジョイント15を通じてスクラブ部材24にプラスの電位を印加する。

【0044】さらに、シリンダ装置14に高圧エアを供給して、図1の矢印A2の方向にピストンロッド14bを下降させ、スクラブ部材24の下面をウェーハWに接触あるいは接近する位置まで移動させる。この状態からウェーハテーブル45をX軸方向に所定の速度パターン

で移動させ、ウェーハWの全面を一様に研磨加工する。

【0045】ここで、図6は、研磨装置1において研磨工具3をZ軸方向に下降させ、ウェーハWの表面に接触させた状態を示す概略図であり、図7は図6の円C内の拡大図であり、図8は図7の円D内の拡大図である。図7に示すように、スクラブ部材24はウェーハWに形成された金属膜MTに、ウェーハW上に供給された電解液ELを介して、または、直接接触することにより陽極として通電し、研磨工具3もウェーハWに形成された金属膜MTに、ウェーハW上に供給された電解液ELを介して、または、直接接触することにより陰極として通電する。なお、図7に示すように、金属膜MTとスクラブ部材24との間には、ギャップ δb が存在している。さらに、図8に示すように、金属膜MTと研磨工具3の研磨面3aとの間にはギャップ δw が存在している。図7に示すように、絶縁板4は、研磨工具3とスクラブ部材24（電極板23）との間に介在しているが、絶縁板4の抵抗R0は非常に大きく、したがって、スクラブ部材24から絶縁板4を介して研磨工具3に流れる電流 i_0 はほぼ零であり、スクラブ部材24から絶縁板4を介して研磨工具3には電流が流れない。

【0046】このため、スクラブ部材24から研磨工具3に流れる電流は、直接電解液EL中の抵抗R1を経由して研磨工具3に流れる電流 i_1 と、電解液EL中からウェーハWの表面に形成された銅からなる金属膜MTを経由して再度電解液EL中を通して研磨工具3に流れる電流中に流れる電流 i_2 に分岐する。金属膜MTの表面に電流 i_2 が流れると、金属膜MTを構成する銅は、電解液ELの電解作用によってイオン化し、電解液EL中に溶出する。

【0047】ここで、電解液EL中の抵抗R1は、陽極としてのスクラブ部材24と陰極としての研磨工具3との距離dに比例して極端に大きくなる。このため、極間距離dを、ギャップ δb およびギャップ δw よりも十分に大きくしておくことで、直接電解液EL中の抵抗R1を経由して研磨工具3に流れる電流 i_1 は非常に小さくなり、電流 i_2 が大きくなって、電解電流のほとんどは金属膜MTの表面を経由することになる。このため、金属膜MTを構成する銅の電解溶出を効率的に行うことができる。また、電流 i_2 の大きさは、ギャップ δb およびギャップ δw の大きさによって変化するため、上述したように、コントローラ55によって研磨工具3のZ軸方向の位置制御を行ってギャップ δb およびギャップ δw の大きさを調整することにより、電流 i_2 を一定にすることができる。ギャップ δw の大きさの調整は、電流値信号62sから得られた電解電流、すなわち、電流 i_2 が一定となるように、電流値信号62sをフィードバック信号としてZ軸サーボモータ18の制御を行うことで可能である。また、研磨装置1のZ軸方向の位置決め精度は分解能0.1 μm と十分に高く、加えて、主軸12

aをウェーハWの主面に対して微小角度で傾斜させていることで実行的な接触面積Sは常に一定に維持されることから、電解電流の値を一定に制御すれば、電流密度は常に一定とでき、金属膜の電解溶出量も常に一定にすることができる。

【0048】以上のように、上記構成の研磨装置1は、上述したウェーハWに形成された金属膜MTを構成する金属を電解液ELによる電解作用によって溶出除去する電解研磨機能を備えている。さらに、上記構成の研磨装置1は、この電解研磨機能に加えて、研磨工具3およびスラリーSLによる通常のCMP装置の化学機械研磨機能も備えており、ウェーハWをこれら電解研磨機能および化学機械研磨の複合作用によって研磨すること（以下、電解複合研磨という）もできる。また、上記構成の研磨装置1は、スラリーSLを用いずに研磨工具3の研磨面3aの機械的な研磨と電解研磨機能との複合作用によって研磨加工を行うこともできる。上記構成の研磨装置1は、電解研磨および化学機械研磨の複合作用によって金属膜を研磨できるため、化学機械研磨のみ、あるいは、機械研磨のみを用いた研磨装置に比べてはるかに高効率に金属膜の除去を行うことができる。金属膜に対する高い研磨レートが得られるため、研磨工具3のウェーハWに対する加工圧力Fを化学機械研磨のみ、あるいは機械研磨のみを用いた研磨装置に比べて低く抑えることが可能となり、ディッシング、エロージョンの発生を抑制することができる。

【0049】以下、本実施形態に係る研磨装置1の電解複合研磨機能を用いた研磨方法について、多層配線構造の半導体装置のデュアルダマシニング法による配線形成プロセスに適用した場合を例に説明する。

【0050】図9は、本発明の半導体装置の製造方法の一実施形態に係る製造プロセスを示す工程図であり、図9に示す工程図に基づいて本実施形態に係る製造プロセスを説明する。まず、図10に示すように、たとえば、図示しない不純物拡散領域が適宜形成されている、たとえば、シリコン等の半導体からなるウェーハW上に、たとえば、シリコン酸化膜(SiO_2)からなる層間絶縁膜102を、たとえば、反応源としてTEOS(tetraethylorthosilicate)を用いて減圧CVD(Chemical Vapor Deposition)法により形成する。次いで、図11に示すように、ウェーハの不純物拡散領域に通じるコンタクトホール103およびウェーハWの不純物拡散領域と電気的に接続される所定パターンの配線が形成される配線用溝104を、たとえば、公知のフォトリソグラフィ技術およびエッチング技術を用いて形成する。なお、配線用溝104の深さは、たとえば、800nm程度である。

【0051】次いで、図12に示すように、バリア膜105を層間絶縁膜102の表面およびコンタクトホール103、配線用溝104内に形成する。このバリア膜3

05は、たとえば、Ta、Ti、Ta₂N、TiN等の材料をスパッタリング装置、真空蒸着装置等を用いたPVD(Physical Vapor Deposition)法により、たとえば、15nm程度の膜厚で形成する。バリア膜305は、配線を構成する材料が層間絶縁膜102中に拡散するのを防止するため、および、層間絶縁膜102との密着性を上げるために設けられる。特に、配線材料が銅で層間絶縁膜102がシリコン酸化膜のような場合には、銅はシリコン酸化膜への拡散係数が大きく、酸化されやすいため、これを防止する。以上までのプロセスが図9に示すプロセスPR1である。

【0052】次いで、図13に示すように、バリア膜105上に、配線形成材料と同じ材料、たとえば、銅からなるシード膜106を公知のスパッタ法により、たとえば、150nm程度の膜厚で形成する(プロセスPR2)。シード膜106は、銅を配線用溝およびコンタクトホール内に埋め込んだ際に、銅グレインの成長を促すために形成する。次いで、図14に示すように、コンタクトホール103および配線用溝104を埋め込むように、バリア膜105上に銅からなる金属膜107を、たとえば、2000nm程度の膜厚で形成する。金属膜107は、好ましくは、電解メッキ法または無電解メッキ法によって形成するが、CVD法、スパッタ法等によって形成してもよい。なお、シード膜106は金属膜107と一体化する(プロセスPR3)。

【0053】ここで、図15は金属膜107をバリア膜105上に形成した製造プロセス途中の半導体装置の断面の拡大図である。図15に示すように、金属膜107の表面には、コンタクトホール103および配線用溝104への埋め込みのために、たとえば、600nm程度の高さの凹凸が発生している。以上のプロセスは、従来と同様のプロセスで行われるが、本発明の研磨方法では、層間絶縁膜102上に存在する余分な金属膜107およびバリア膜105の除去を化学機械研磨ではなく、上記の研磨装置1の電解複合研磨によって行う。また、本発明の研磨方法では、上記の電解複合研磨によるプロセスに先立って、図16に示すように、金属膜107の表面に不動態膜108を形成する(プロセスPR4)。この不動態膜108は、金属膜107を構成する金属(銅)の電解反応を妨げる作用を発揮する材料からなる膜である。

【0054】不動態膜108の形成方法は、たとえば、金属膜107の表面に酸化剤を塗布して酸化膜を形成する。金属膜107を構成する金属が銅の場合には、酸化銅(CuO)が不動態膜108となる。また、他の方法として、金属膜107の表面に、たとえば、はっ水膜、油膜、酸化防止膜、界面活性剤からなる膜、キレート剤からなる膜、および、シランカップリング剤からなる膜のいずれかを形成して不動態膜108とすることも可能である。不動態膜108の種類は特に限定されないが、

電気抵抗が金属膜107に対して高く、機械的強度が比較的強く脆い性質のものを使用する。

【0055】次に、本発明の研磨方法では、金属膜107の凸部に形成された不動態膜108のみを選択的に除去する(プロセスPR5)。不動態膜108の選択的な除去は、上記の研磨装置1によって行う。なお、使用するスラリーSLには、銅に対する研磨レートの高いスラリーを用いる。たとえば、過酸化水素、硝酸鉄、ヨウ素酸カリウム等をベースとした水溶液にアルミナ、シリカ、マンガン系の研磨砥粒を含むものを使用する。まず、ウェーハWを研磨装置1のウェーハテーブル42にチャッキングし、電解液ELおよびスラリーSLをウェーハW上に供給しながら回転する研磨工具3およびスクラブ部材24をZ軸方向に下降させてウェーハWに接触または接近させ、ウェーハWをX軸方向に所定の速度パターンで移動させて研磨加工を行う。また、研磨工具3にマイナス極、電極板23をプラス極として、研磨工具3と電極板23との間に直流パルス電圧を印加する。なお、スラリーSLのベースとなる水溶液に電解液SLの機能を持たせることにより、スラリーSLのみをウェーハW上に供給してもよい。

【0056】ここで、図17は上記の状態にあるスクラブ部材24付近における研磨プロセスを示す概念図であり、図18は研磨工具3付近における研磨プロセスを示す概念図である。図17に示すように、スクラブ部材24付近では、回転する電極板23の溝部23bからスラリーSLおよび電解液ELが供給されて、スラリーSLおよび電解液ELはスクラブ部材24を通過してスクラブ部材24の全面からウェーハW上に供給される。金属膜107上に形成された不動態膜108は、電解液ELによる電解作用を受けないため電解液EL中への金属膜107を構成する銅の溶出は抑制された状態にある。このため、金属膜107には電流がほとんど流れず、上記の電流計62のモニタした電流値は、低く安定したままである。図25は、本実施形態の電解複合研磨プロセスにおいて電流計62でモニターした電流値の一例を示すグラフである。図25に示す電流値の開始位置付近が上記の状態である。

【0057】スクラブ部材24の回転にしたがって、機械的除去作用あるいはスラリーSLに含まれる、たとえば、酸化アルミニウムからなる研磨砥粒PTの機械的除去作用によって不動態膜108の高い部分、すなわち、金属膜107の凸部上の不動態膜108から機械的に除去されていく。一方、図18に示すように、研磨工具3付近では、研磨工具3の機械的除去作用、あるいは、研磨砥粒PTの機械的除去作用によって金属膜108に存在する不動態膜108が高い部分から除去される。

【0058】このようにして、たとえば、図19に示すように、金属膜107の凸部上に形成された不動態膜108が選択的に除去されると、不動態膜108が選択的

に除去された部分から金属膜107が表面に露出する。

【0059】金属膜107が表面に露出すると、凸部である金属膜107の露出部分が選択的に溶出する（プロセスPR5）。このときの電解液ELの作用は、図18に示すように、不動態膜108が除去された部分である金属膜107の凸部は、金属膜107を構成する銅が電解作用によって銅イオン Cu^{+} として電解液EL中に溶出する。これによって、金属膜107中にはマイナス電子 e^{-} が流れ、このマイナス電子 e^{-} は、図17に示したように、金属膜107の表面から電解液ELを通して電極板23に流れ、上記した電流 i_2 となる。

【0060】上述したように、金属膜107を構成する銅は、不動態膜108に比べて電気抵抗が低く電流密度が増すため、集中的な電解作用を受け選択的に溶出がおり、材料除去が加速される。また、電解液ELを介して通電するため、陽極としての金属膜107と陰極としての研磨工具3の電位差が一定の場合、極間距離が短い、すなわち、電気抵抗値が低いほうが極間に流れる電流値は大きくなる。このため、陰極としての研磨工具3に対して、陰極としての金属膜107の凹凸による電極間距離の差（金属膜107の凸部のなかでも高い部分のほうが極間距離が短く電気抵抗が低い）があれば、電流密度の違いから高い順に溶出速度が大きくなる効率的な平坦化が進行する。このとき、図25において、P1で示すように、上記の電流計62のモニターした電流値は上昇し始める。このような作用によって、金属膜107の凸部は、機械的平坦化に比べて、はるかに高能率に平坦化が行われる。

【0061】上記の作用によって、金属膜107の凸部がほぼ完全に平坦化されるまで選択的な電解複合研磨が完了した金属膜107の表面は、たとえば、図20に示すように、金属膜107の凹部であった部分に残存する不動態膜108と金属膜107の凸部が除去された銅の新生面の複合面になる。

【0062】続いて、図21に示すように、この金属膜107の表面に研磨工具3およびスラリーSL中の研磨砥粒PTにより行われる機械的除去と電解液ELによる電解作用が複合した電解複合研磨が進行する（プロセスPR7）。このとき、残存する不動態膜108の機械的強度は上述したように銅の新生面に比べて低いため、不動態膜108が電解複合研磨されるとき、主に機械的作用により除去され、その下にある銅表面が露出し、その面積に比例して電解作用が増大する。不動態膜108が完全除去された時点で金属膜107を構成する銅の表面積は最大となる。これと同時に、電流計62でモニターした電流は、図25においてP1の位置から上昇した後、銅の表面積が最大となるP2で示す時点で最大値となる。ここまでのプロセスによって、金属膜107の表面の初期凹凸の平坦化は完了する。

【0063】このように、本実施形態の電解複合研磨は、電気化学的に研磨レートをアシストされた研磨であるため、通常の化学機械研磨に比べて低い加工圧力で研磨を行うことができる。このことは、単純な機械的研磨として比較してもスクラッチの低減、段差緩和性能、ディッシングやエロージョンの低減などの面で非常に有利である。さらに、低い加工圧力で研磨を行うことができるため、機械強度が低く通常の化学機械研磨では破壊されてしまい易い、有機系の低誘電率膜や多孔質低誘電率絶縁膜を層間絶縁膜102に用いた場合に非常に有利である。

【0064】上記の金属膜107の電解複合研磨が進行して、余分な金属膜107が除去されると、図22に示すように、バリア膜105が露出する（プロセスP8）。このとき、電流計62のモニターする電流は、図25のP2で示す金属膜107上の不動態膜108がすべて除去された時点より最大値をとり、図25のP3で示すバリア膜105が露出する時点まで略一定の値をとる。バリア膜105が露出すると、たとえば、Ta、Ti、Ta₂N、TiN等の材料を使用した場合には、その電気抵抗が銅に比べ大きいため、たとえば、図25のバリア膜105の露出が開始するP3で示す時点から電流計62でモニターした電流値が低下し始める。この状態では、金属膜107の不均一分の銅膜が残留する状態であり、この状態で研磨加工を一旦停止する。この研磨加工の停止は、図25のP4で示すように電流値が所定の値まで下がったことをコントローラ55が判断し、研磨装置1の研磨動作を停止させる。

【0065】次いで、バリア膜105を除去する（プロセスPR9）。このバリア膜105を除去するプロセスでは、上記の銅から構成される金属膜107に対して研磨レートの高いスラリーSLではなく、Ta、Ta₂N、Ti、TiN等の材料から形成されたバリア膜105に対して研磨レートが高く、金属膜107に対して研磨レートの低いスラリーSLを使用する。すなわち、バリア膜105と金属膜107の研磨レートの選択比ができるだけ大きなスラリーSLを使用する。

【0066】さらに、オーバーポリッシュによるディッシング、エロージョンの発生を抑制する観点等から、電解電源61の出力電圧を上記のプロセスよりも小さくしてバリア膜105の研磨除去を行う。また、研磨工具3の加工圧力も上記のプロセスよりも小さくするのが好ましい。また、電解電源61の出力電圧を小さくすると、および、バリア膜105を除去すると層間絶縁膜102が表面に露出することから、電解電流の値は小さくなるので、上記の電流計62による電解電流のモニタに代えて、上記の抵抗計63によってスクラブ部材24と研磨工具3との間に電気抵抗をモニターする。

【0067】バリア膜105を除去すると、図23に示すように、層間絶縁膜102が表面に露出する（プロセス

SP10)。層間絶縁膜102が露出すると、図23に示すように、この露出部分には、陽極として表面に通電するための金属膜107やバリア膜105がないため、スクラブ部材24による通電が遮断され、層間絶縁膜102の露出部分での電解作用が停止する。このとき、抵抗計63によってモニターした電気抵抗値は増加しはじめる。

【0068】ここで、金属膜107の残存する部分とバリア膜105の露出部分との間で、上記した金属膜107の凸部の段差緩和の場合と同様に、すなわち、不動態膜108の代りにバリア膜105を電気抵抗の高い部分として、金属膜107の残存部分への電流密度の集中がおこり選択的に金属膜107の残存部分は溶出除去される。電解作用の停止した部分には、研磨工具3とスラリーSLによる機械的な材料除去作用のみが主体的に働く。

【0069】ところで、通常の化学機械研磨では、バリア膜105および金属膜107の層間絶縁膜102に対する研磨レート選択比をできるだけ大きくし、そのレート差をマージンとして層間絶縁膜102の上面の寸法精度を確保しようとしている。このため、金属膜107のディッシングは避けられない構成となっている。また、選択比を低く設定すればディッシングはある程度少なくすることができるが、寸法精度は、ウェーハ面内除去量分布の均一性に依存するため、バリア膜105および金属膜107の除去が十分ではない場合も発生する。このため、バリア膜105および金属膜107が層間絶縁膜102の上面に残存した状態であるアンダーポリッシュを防ぐためには、除去量の面内不均一分のオーバーポリッシュが必要となり、このオーバーポリッシュによるエロージョンの悪化は本質的に避けられない。一方、本実施形態では、ウェーハWの面内均一性をある程度確保しておけば、層間絶縁膜102上に残るバリア膜105、あるいは、金属膜107の残存部分には電解作用が働くことで高能率除去され、層間絶縁膜102の露出部分から溶出が停止する。このため、層間絶縁膜102の寸法精度は自動的に確保され、ディッシング、エロージョンの発生が抑制される。

【0070】上記のようにして、たとえば、Ta、Ta₂N₅、Ti、TiN等の材料から形成されたバリア膜105を完全に除去できるとともに、オーバーポリッシュによるディッシング、エロージョンの発生を抑制することができる。また、上述したバリア膜105の除去プロセスでは、絶対電流値は低く、機械的負荷も軽く設定することで除去速度は遅くなるが、残存する膜厚が不均一な部分の残留分の銅膜からなる金属膜107が少なければ、バリア膜105は金属膜107に比べて薄いバリア膜105の除去量自体は小さく、このプロセスにおいてバラツキ・不均一があったとしてもディッシング、エロージョンの絶対値は無視できる程度に少な

くでき、処理時間も短くすることができる。さらに、本実施形態に係る研磨方法は、機械的研磨に加えて電気化学的作用が付加された複合加工であるため、平坦化した表面はダメージが少なく機械的にも平滑な面を得ることができる。

【0071】次いで、抵抗計63でモニターした電気抵抗値に基づいて、電気抵抗値が最大値すなわち配線形成が完了した時点でバリア膜105を除去するプロセスを終了する(プロセスPR11)。コントローラ55は電気抵抗値の値を判断して、研磨装置1の加工動作を停止させる。なお、研磨加工を終了する前に、電解作用を付加したままの状態、研磨工具3をウェーハWの表面に接触させず、例えば、100μm程度上を通過させることで、機械的研磨は行わず、電解作用のみによるダメージフリーの表面を形成することができる。これにより、図23に示すように、層間絶縁膜102中には配線109およびコンタクト110が最終的に形成される。

【0072】次いで、配線109およびコンタクト110が形成された半導体装置に対してフラッシングを行う(プロセスPR12)。このフラッシングプロセスは、配線109およびコンタクト110が形成された後、直ぐに洗浄薬液、酸化防止剤をウェーハWの表面に供給しながら、ウェーハWには通電せず、図24に示すように、研磨工具3にプラスのバース電圧を印加し、純水洗浄、薬液洗浄を行い、ウェーハWの表面に存在するスラリーSLやパーティクルを除去する。本実施形態では、フラッシングを行う以前にも、スラリーSLに含まれる、たとえば、アルミナからなる研磨砥粒PTは分散性をよくするために正に帯電させているため、銅からなる金属膜107表面に機械的に衝突して除去加工に寄与したのち摩滅せずに残留した場合にも、陽極としての金属膜107を構成する銅の表面に埋没することはなく、図23に示したように、陰極としての研磨工具3の表面に再付着して次の加工に寄与する。さらに、正に帯電したパーティクルも陰極としての研磨工具3の表面に引き寄せられるため、銅の表面に埋没することはない。一方、ウェーハWの表面に残存して負に帯電しているパーティクルも上記のフラッシングによって、ウェーハWの表面から除去することができる。また、研磨砥粒PTが負に帯電したスラリーSLを使用した場合にも同様に除去できる。配線形成材料が銅である場合、酸化されやすく、銅表面を変質させずに、金属イオンやパーティクルを除去する必要があるが、本実施形態では、予め研磨砥粒PTを正に帯電させておき、かつ、フラッシングによってこの問題が解消される。なお、研磨砥粒として、酸化アルミニウム(アルミナ)を例として挙げたが、酸化セリウム、シリカ、酸化ゲルマニウムなどを使用した場合にも同様である。

【0073】以上のように、本実施形態に係る半導体装置の製造方法によれば、絶縁膜102内に形成した配線

用溝配線およびコンタクトホールを埋め込む金属膜107に不動態膜108を形成し、金属膜107の凸部に形成された不動態膜108を選択的に除去し、残った不動態膜108をマスクとして表面に露出した金属膜107を電解研磨によって選択的に除去し、かつ電流密度に集中によって集中的に除去することで、通常のCMPに比べてはるかに高能率に初期凹凸を平坦化することができる。また、初期凹凸が平坦化された金属膜107は、電解研磨と化学機械研磨の複合した電解複合研磨によって除去されるため、通常のCMPに比べてはるかに高能率に余分な金属膜107を除去できる。このため、研磨工具3の加工圧力を低く設定しても十分な研磨レートが得られ、金属膜107へのダメージを軽減できるとともに、ディッシングやエロージョンの発生を抑制することができる。

【0074】また、本実施形態に係る半導体装置の製造方法によれば、余分な金属膜107を除去してバリア膜105が露出した時点で、研磨を停止し、スラリーSLをバリア膜105に対して研磨レートの高いものに変更し、電解電源61の出力電圧等の研磨条件を変更して余分なバリア膜105を除去を行うため、余分なバリア膜105を確実に除去でき、オーバポリッシュが必要な場合にも、ディッシングやエロージョンの発生量を小さく抑えることができる。

【0075】また、本実施形態に係る半導体装置の製造方法によれば、金属膜の研磨を電解複合研磨によって高能率に行うため、研磨工具3の加工圧力を低圧力にすることができるため、たとえば、低消費電力化および高速化等の観点から誘電率を低減するために層間絶縁膜102として機械的強度が比較的低い有機系低誘電率膜や多孔質低誘電率絶縁膜を使用した場合にも、これらの絶縁膜へのダメージを低減することができる。

【0076】上述した実施形態では、金属膜の研磨加工量の絶対値は、電解電流の積算量と研磨工具3のウェーハWを通過する時間で制御できる。上述した実施形態では、銅による配線形成プロセスの場合を説明したが、本発明はこれに限定されることなく、タングステン、アルミニウム、銀等の種々の金属配線形成プロセスに適用可能である。

【0077】また、上述した実施形態では、スラリーSLを用いた化学機械研磨と電解液ELを用いた電解研磨とを複合した電解複合研磨の場合について説明したが、本発明はこれに限定されない。すなわち、本発明は、スラリーSLを用いずに、電解液ELの電解研磨と研磨工具3の研磨面3aによる機械研磨によって電解複合研磨を行うことも可能である。

【0078】また、上述した実施形態では、研磨工具3と電極板23との間を流れる電流値をモニターし、この値に基づいてバリア膜105が露出するまでの研磨プロセスを管理したが、全ての研磨プロセスをモニターした

電流値で管理することも可能である。同様に、上述した実施形態では、研磨工具3と電極板23との間の電気抵抗値をモニターし、この値に基づいて、バリア膜105の除去プロセスのみの管理を行う構成としたが、全ての研磨プロセスをモニターした電気抵抗値で管理することも可能である。

【0079】変形例1

図26は、本発明に係る研磨装置の一変形例を示す概略図である。上述した実施形態に係る研磨装置1では、ウェーハW表面への通電を、導電性の研磨工具と、スクラブ部材24を備えた通電板23とによって行った。図26に示すように、ホイール状の研磨工具401は、研磨装置1の場合と同様に導電性を持たせるとともに、ウェーハWをチャッキングし回転させるウェーハテーブル402にも導電性を持たせる構成としてもよい。研磨工具401への給電は、上述した実施形態と同様の構成で行う。この場合には、ウェーハテーブル402への通電は、ウェーハテーブル402の下部にロータリージョイント403を設け、ロータリージョイント403によって回転するウェーハテーブル402への通電を常に維持する構成とすることで、電解電流の供給を行うことができる。

【0080】変形例2

図27は、本発明に係る研磨装置の他の変形例を示す概略図である。ウェーハWをチャッキングし、回転させるウェーハテーブル502は、ウェーハWをウェーハWの周囲に設けたリテーナリング504によって保持している。研磨工具501には、導電性を持たせるとともに、リテーナリング504にも導電性を持たせ、研磨工具501には上述した実施形態と同様の構成で給電する。また、リテーナリング504は、ウェーハWに形成された上記のバリア層部分まで覆い通電する。さらに、リテーナリング504には、ウェーハテーブル502の下部に設けられたロータリージョイント503を通じて給電する。なお、研磨工具501がウェーハWに接触しても、エッジの部分でリテーナリング504の厚さ以上の隙間が維持できるように研磨工具3の傾斜量を大きくしておくことで、研磨工具501とリテーナリング504との干渉を防ぐことができる。

【0081】変形例3

図28は、本発明に係る研磨装置の他の実施形態を示す概略構成図である。図28に示す研磨装置は、従来型のCMP装置に本発明の電解研磨機能を付加したものであって、定盤201上に研磨パッド(研磨布)202が貼着された研磨工具の研磨面にウェーハチャック207によってチャッキングされたウェーハWの全面を回転させながら接触させてウェーハWの表面を平坦化する研磨装置である。研磨パッド202には、陽極電極204と陰極電極203とが放射状に交互に配置されている。また、陽極電極204と陰極電極203とは絶縁体206

によって電氣的に絶縁されており、陽極電極204と陰極電極203は、定盤201側から通電される。これら陽極電極204と陰極電極203と絶縁体206とによって研磨パッド202は構成されている。また、ウェーハチャック207は、絶縁材料から形成されている。さらに、この研磨装置には、研磨パッド202の表面に電解液EおよびスラリーSLを供給する供給部208が設けられており、電解研磨および化学機械研磨を複合させた電解複合研磨が可能になっている。

【0082】ここで、図29は、上記構成の研磨装置による電解複合研磨動作を説明するための図である。なお、ウェーハW表面には、たとえば、銅膜210が形成されているものとする。図29に示すように、電解複合研磨中には、ウェーハW表面に形成された銅膜210と研磨パッド202の研磨面との間には、電解液EおよびスラリーSLが介在した状態で、陽極電極204と陰極電極203との間に直流電圧が印加され、電流*i*が陽極電極204から電解液Eを通して銅膜210内を伝って再び電解液Eを通して陰極電極203に流れる。このとき、図29に示す円G内の付近では、電解作用によって銅膜210が溶出するとともに、銅膜210は研磨パッド202とスラリーSLによる機械的除去作用によってさらに除去される。

【0083】このような構成とすることにより、上述した実施形態に係る研磨装置1と同様の効果が奏される。なお、研磨パッドに設ける陽極電極、陰極電極の配置は図28の構成に限定されるわけではなく、たとえば、図30に示すように、線状の複数の陽極電極222を縦横に等間隔に配列し、陽極電極222によって囲まれる各矩形領域に陰極電極223を配置し、陽極電極222と陰極電極223とを絶縁体224で電氣的に絶縁した研磨パッド221としてもよい。さらに、たとえば、図31に示すように、半径がそれぞれ異なる環状の陽極電極242を同心上に配置し、各陽極電極242間に形成される環状領域に陰極電極243をそれぞれ配置し、陽極電極242と陰極電極243とを絶縁体244で電氣的に絶縁した研磨パッド241としてもよい。

【0084】

【発明の効果】本発明によれば、機械研磨と電解研磨との複合作用によって金属膜を研磨するので、機械研磨による金属膜の平坦化の場合に比べて、非常に高能率に金属膜の凸部の選択的除去および平坦化が可能となる。また、本発明によれば、研磨工具を陰極として通電するため、予め正に帯電したパーティクルや研磨剤中の研磨砥粒が研磨工具に引き寄せられ、ウェーハ表面へ残留するのを防止することができ、歩留りの向上を図ることができる。また、本発明によれば、高能率に金属膜の除去が可能となるので、比較的低い研磨圧力でも十分な研磨レートが得られ、研磨した金属膜にスクラッチ、ディッシング、エロージョン等が発生するのを抑制することがで

きる。さらに、本発明によれば、比較的低い研磨圧力でも十分な研磨レートが得られたため、半導体装置の低消費電力化および高速化等の観点から誘電率を低減するために層間絶縁膜として機械的強度が比較的低い有機系低誘電率膜や多孔質低誘電率絶縁膜を使用した場合にも、容易に適用可能である。また、本発明によれば、層間絶縁膜に残るバリや膜、あるいは、金属の部分は電解作用が働くことで効率的に除去され、絶縁膜の露出部分から溶出が停止するため、研磨の停止精度を自動的に確保することができ、ディッシング、エロージョンを抑制することができる。また、本発明によれば、電解電流をモニタリングすることで、研磨プロセスの管理を行うことができ、研磨プロセスの進行状態を正確に把握することが可能となる。また、本発明によれば、研磨工具と電極部材との間の電気抵抗値をモニタリングすることで、電流が流れにくい、または電流が流れない膜と金属膜とを同時に研磨するような場合でも、研磨プロセスを正確に管理することができる。

【図面の簡単な説明】

【図1】本発明の研磨装置の一実施形態の構成を示す図である。

【図2】図1の研磨装置のヘッド部の詳細を示す拡大図である。

【図3】(a)は電極板23の構造の一例を示す下面図であり、(b)は電極板23と、通電軸20、スクラブ部材24および絶縁部材4との位置関係を示す断面図である。

【図4】研磨工具とウェーハとの関係を示す図である。

【図5】研磨工具に対してウェーハをX軸方向に移動させた様子を示す図である。

【図6】ヘッド加工部でウェーハを研磨加工する状態を示す概略図である。

【図7】研磨工具と電極板との関係を示す図である。

【図8】本発明の研磨装置の電解研磨機能を説明するための図である。

【図9】本発明の半導体装置の製造方法の一実施形態に係る製造プロセスを示す工程図である。

【図10】本発明の半導体装置の製造方法の製造プロセスを示す断面図である。

【図11】図10に続く製造プロセスを示す断面図である。

【図12】図11に続く製造プロセスを示す断面図である。

【図13】図12に続く製造プロセスを示す断面図である。

【図14】図13に続く製造プロセスを示す断面図である。

【図15】図14に示す半導体装置の断面構造の拡大図である。

【図16】図14に続く製造プロセスを示す断面図であ

る。

【図17】スクラブ部材24付近における研磨プロセスを示す概念図である。

【図18】研磨工具3付近における研磨プロセスを示す概念図である。

【図19】図16に続く製造プロセスを示す断面図である。

【図20】金属膜の凸部が選択的に除去され平坦化された状態を示す断面図である。

【図21】図19に続く製造プロセスを示す断面図である。

【図22】図21に続く製造プロセスを示す断面図である。

【図23】図22に続く製造プロセスを示す断面図である。

【図24】研磨加工が終了した半導体装置に対してフラッシングをした状態を示す断面図である。

【図25】電解複合研磨プロセスにおいてモニターした電流値の一例を示すグラフである。

【図26】本発明の研磨装置の変形例を示す図である。

【図27】本発明の研磨装置のさらに他の変形例を示す図である。

【図28】本発明に係る研磨装置の他の実施形態を示す概略構成図である。

【図29】図28に示した研磨装置による電解複合研磨動作を説明するための図である。

【図30】研磨パッドの電極構成の他の例を示す図である。

る。

【図31】研磨パッドの電極構成のさらに他の例を示す図である。

【図32】デュアルダマシン法による配線形成プロセスを示す断面図である。

【図33】図32に続く配線形成プロセスを示す断面図である。

【図34】図33に続く配線形成プロセスを示す断面図である。

【図35】図34に続く配線形成プロセスを示す断面図である。

【図36】図35に続く配線形成プロセスを示す断面図である。

【図37】図36に続く配線形成プロセスを示す断面図である。

【図38】CMP法による金属膜に研磨加工において発生するディッシングを説明するための断面図である。

【図39】CMP法による金属膜に研磨加工において発生するエロージョンを説明するための断面図である。

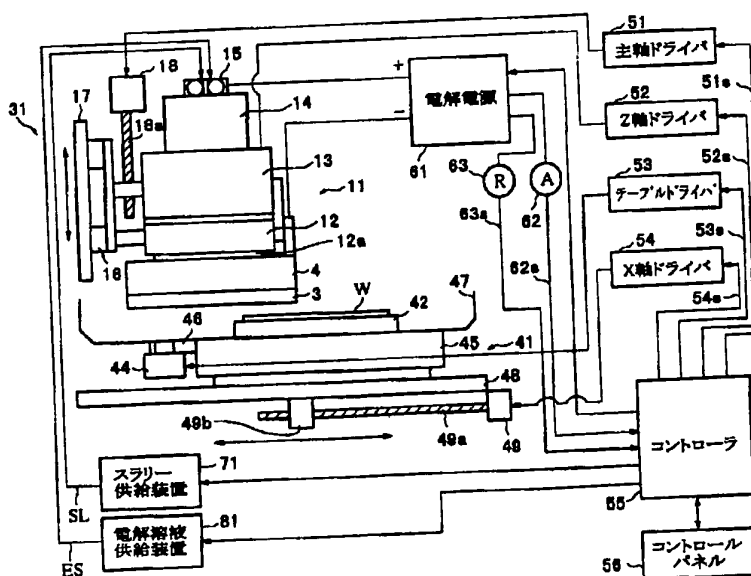
【図40】CMP法による金属膜に研磨加工において発生するリセスを説明するための断面図である。

【図41】CMP法による金属膜に研磨加工において発生する

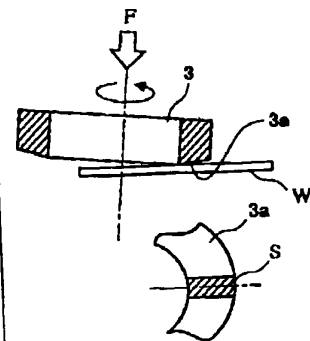
【符号の説明】

1…研磨装置、11…加工ヘッド部、61…電解電源、55…コントローラ55、71…スラリー供給装置、81…電解液供給装置。

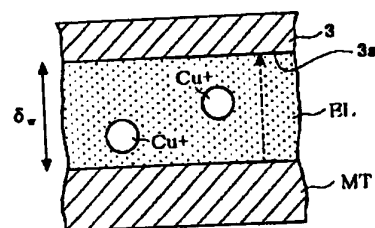
【図1】



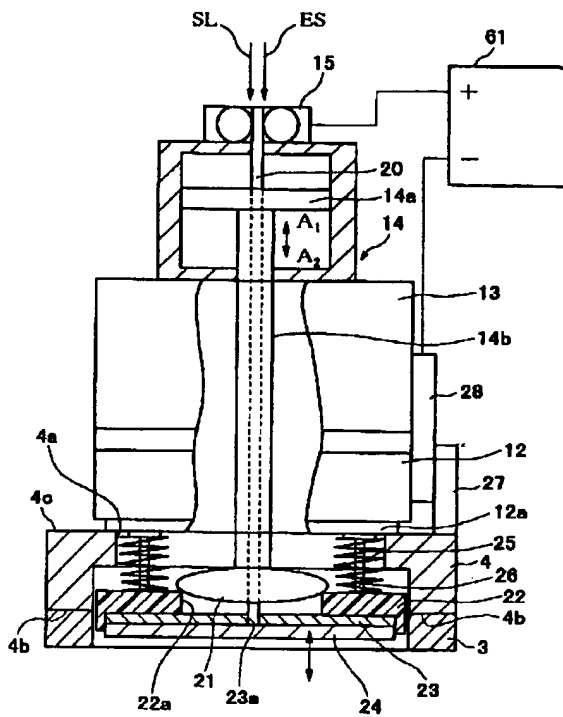
【図4】



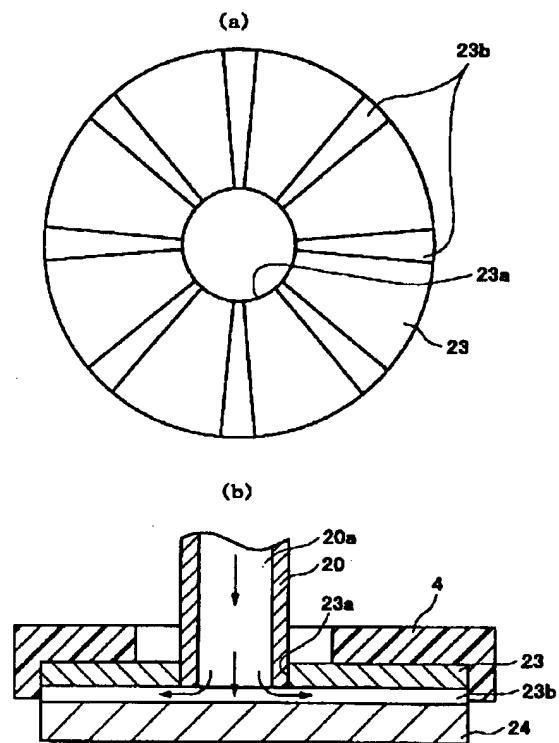
【図8】



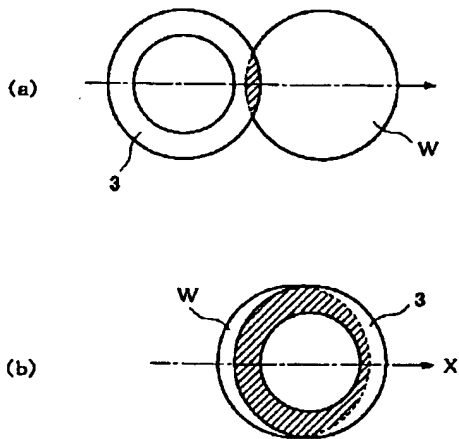
【図2】



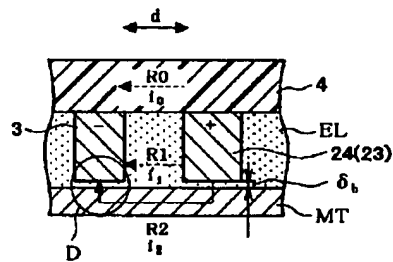
【図3】



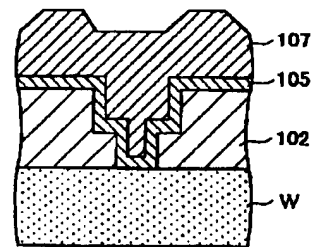
【図5】



【図7】

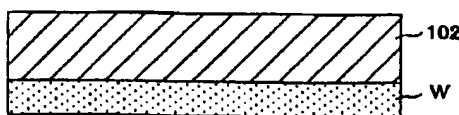


【図15】

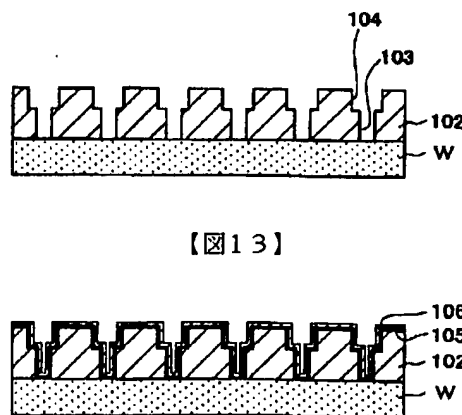


【図11】

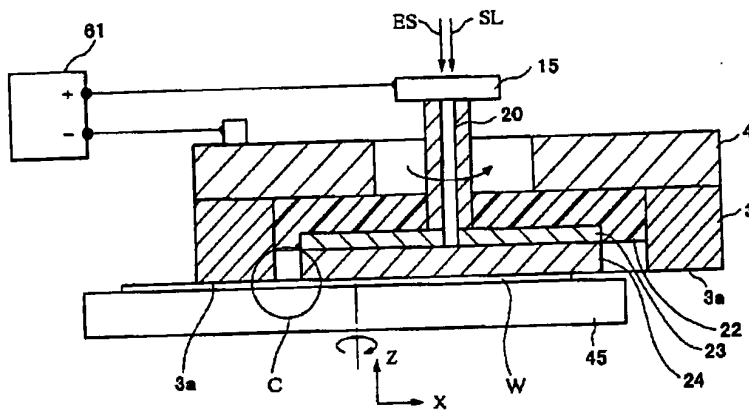
【図10】



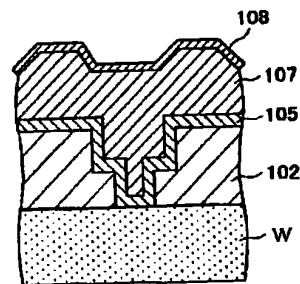
【図13】



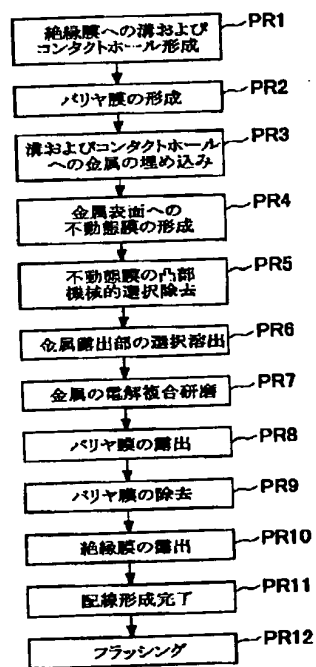
【図6】



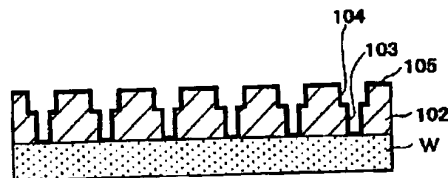
【図16】



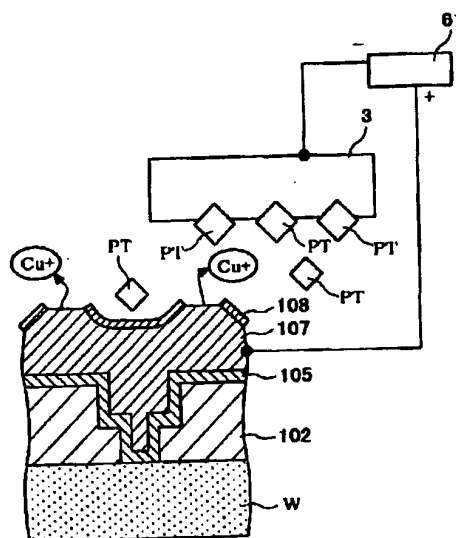
【図9】



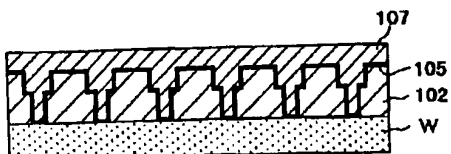
【図12】



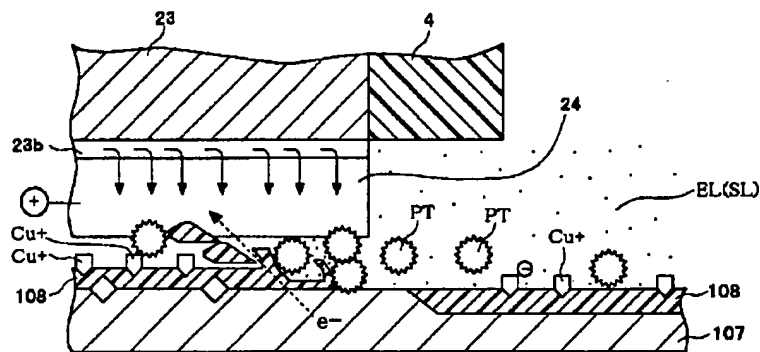
【図19】



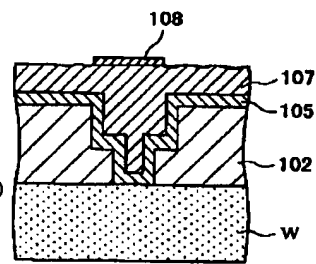
【図14】



【図17】

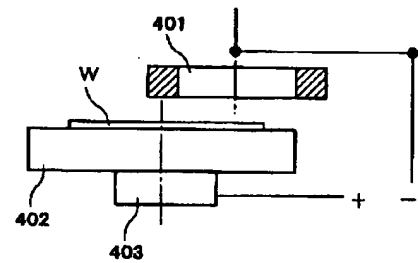
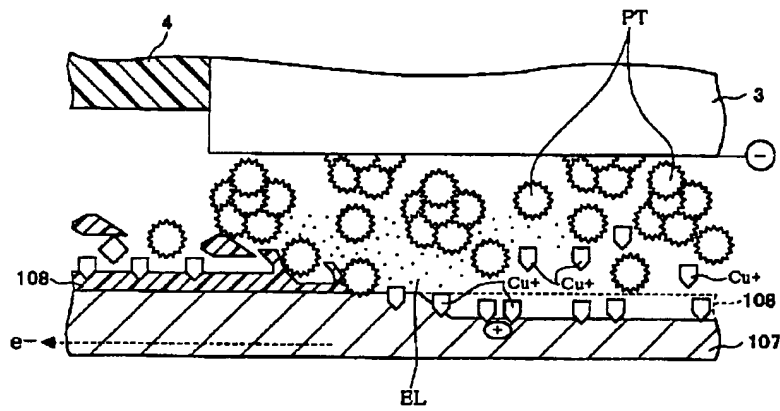


【図20】

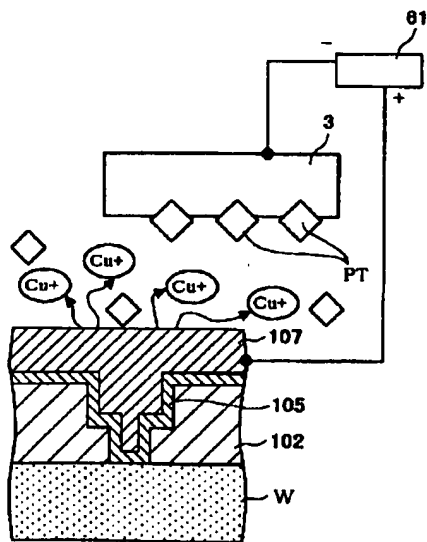


【図26】

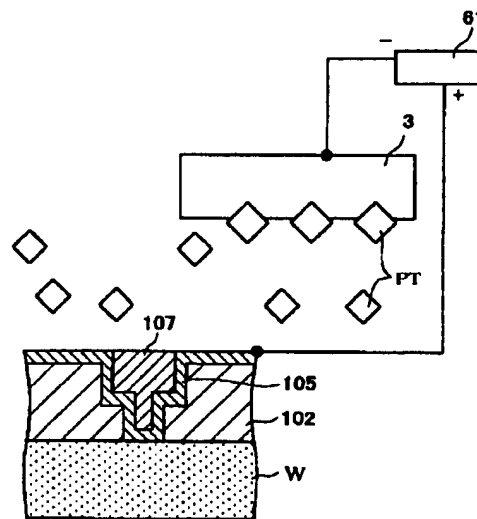
【図18】



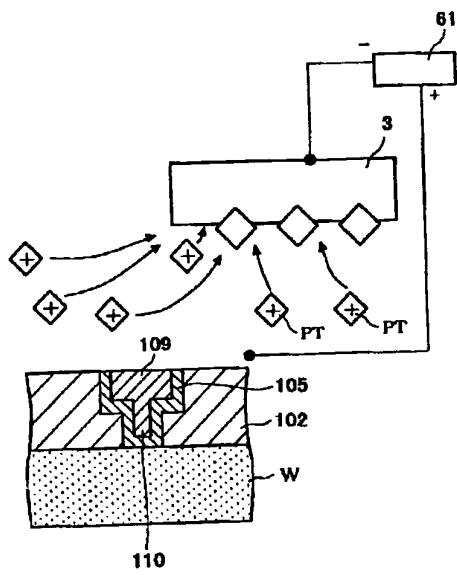
【図21】



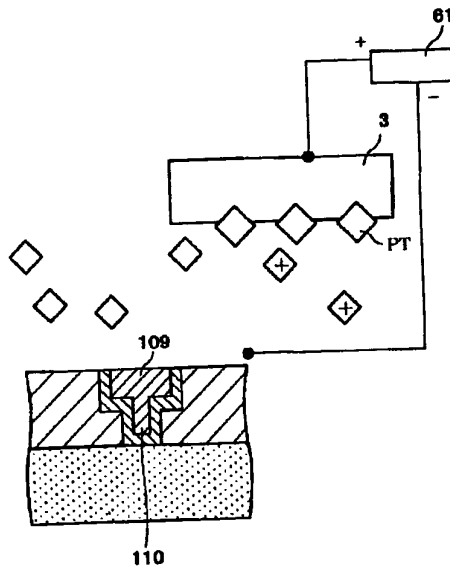
【図22】



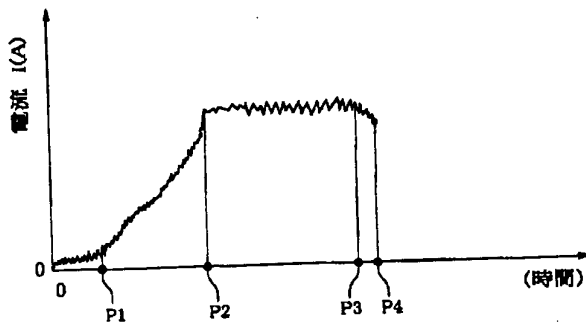
【図23】



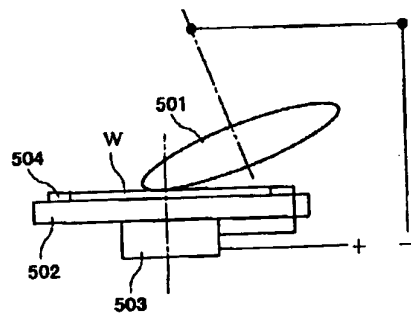
【図24】



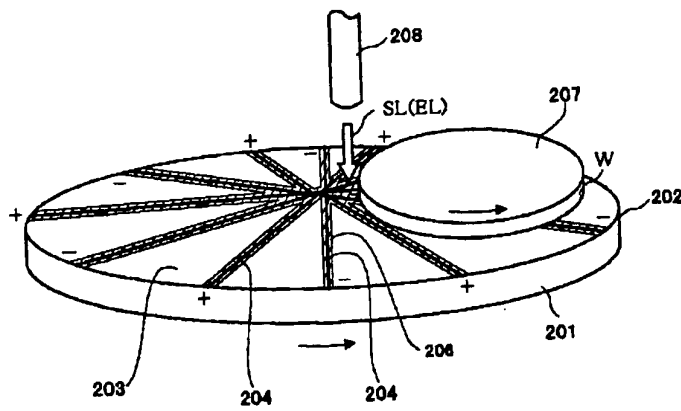
【図25】



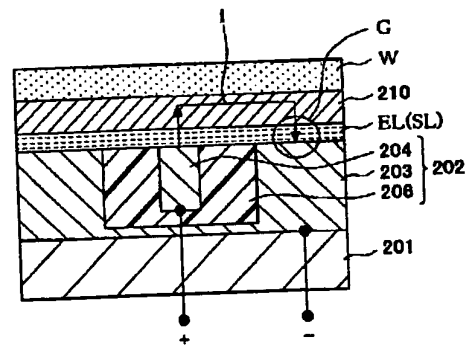
【図27】



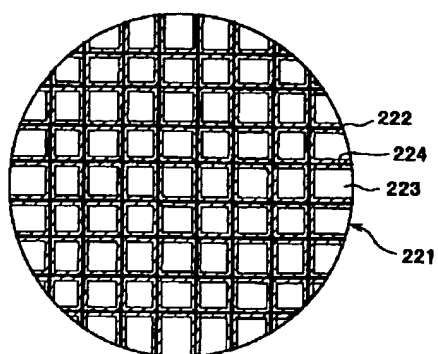
【図28】



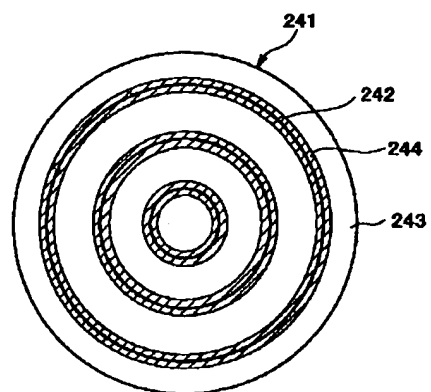
【図29】



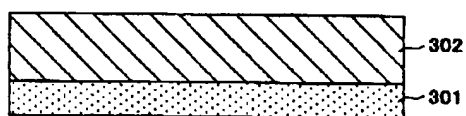
【図30】



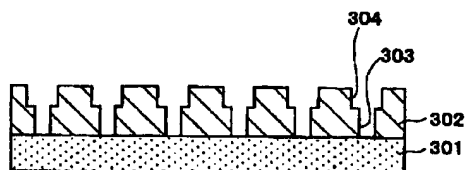
【図31】



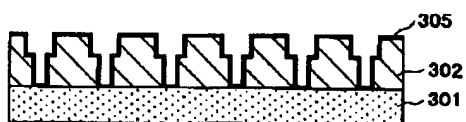
【図32】



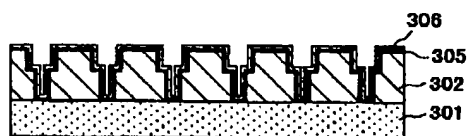
【図33】



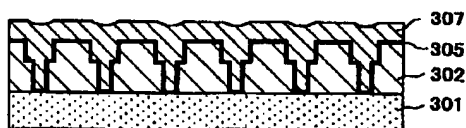
【図34】



【図35】



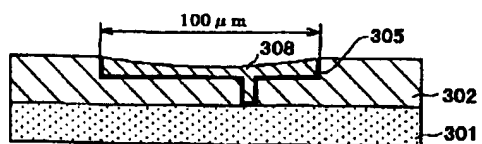
【図36】



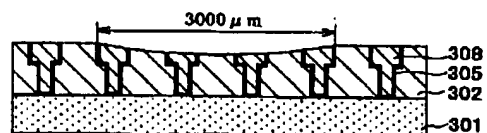
【図37】



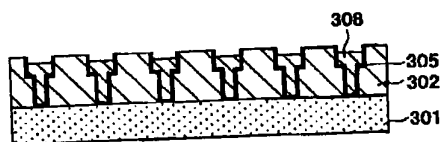
【図38】



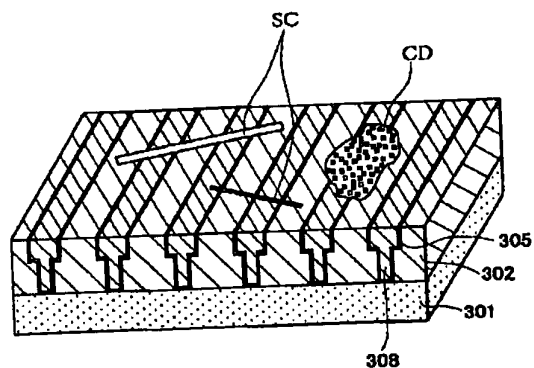
【図39】



【図40】



【図41】



フロントページの続き

(51)Int. Cl.⁷
H01L 29/786

識別記号

F I
H01L 29/78

ターム(参考)

619A

(72)発明者 佐藤 修三
東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

Fターム(参考) 5F033 HH11 HH18 HH21 HH32 HH33
JJ11 JJ18 JJ21 JJ32 JJ33
KK01 MM02 PP06 PP14 PP15
PP19 PP27 PP28 PP33 QQ09
QQ37 QQ46 QQ48 QQ49 RR04
SS04 SS13 XX01
5F040 DC01 EJ03 EJ08 FC10
5F043 DD14 DD16 EE08 EE14 EE35
EE40 FF07 GG10
5F110 AA18 NN02 NN23 NN35 QQ19
QQ30

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER: _____**

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

THIS PAGE BLANK (USPTO)